

基于 S3C4510B 的嵌入式系统 SDRAM 接口电路的实现

孟 雷 张德喜

(许昌学院 许昌 461000)

摘 要 本文首先以 HY57V641620 为例重点介绍了嵌入式系统 SDRAM 接口电路的引脚信号及各项特性,接着详细介绍了 S3C4510B 系统管理器关于存储器映射的工作原理,在此基础上提出了一种基于 S3C4510B 的嵌入式系统 SDRAM 接口电路的行之有效的调试方案。并通过实验验证了该方案的正确性。

关键词 嵌入式系统, SDRAM, 调试

我们在进行嵌入式系统设计的过程中,根据需求,要设计出特定的嵌入式应用系统,而嵌入式应用系统的设计包含硬件系统的设计和软件系统设计两个部分,并且这两部分的设计是互相关联、密不可分的,嵌入式应用系统的设计经常需要在硬件和软件的设计之间进行权衡与折中。因此,这就要求嵌入式系统设计者具有较深厚的硬件和软件基础,并具有熟练应用的能力。在整个设计过程中,硬件设计是系统设计的基础和核心,而各功能部件在整个设计中的调试又是该环节的重点和难点。

首先我们简略以 HY57V641620 为例介绍一下嵌入式系统 SDRAM 接口电路的引脚信号及各项特性;同时深入描述 S3C4510B 系统管理器关于存储器映射的工作原理;阐述设计时考虑的因素和需解决的技术难点,针对 S3C4510B 的特性,提出嵌入式系统 SDRAM 的接口电路的一种行之有效的调试方案。

1 SDRAM 接口电路的引脚信号及特性

1.1 SDRAM 接口电路的特点

与 Flash 存储器相比较,SDRAM 不具有掉电保持数据的特性,但其存取速度大大高于 Flash 存储器,且具有可读/写的属性,因此,SDRAM 在系统中主要用作程序的运行空间,数据及堆栈区。当系统启动时,CPU 首先从复位地址 0x0 处读取启动代码,在完成系统的初始化后,程序代码一般应调入 SDRAM 中运行,以提高系统的运行速度,同时,系统及用户堆栈、运行数据也都放在 SDRAM 中。

SDRAM 具有单位空间存储容量大和价格便宜的优点,已广泛应用在各种嵌入式系统中。SDRAM 的存储单元可以理解为一个电容,总是倾向于放电,为避免数据丢失,必须定时刷新(充电)。因此,要在系统中使用 SDRAM,就要求微处理器具有刷新控制逻辑,或在系统中另外加入刷新控制逻辑电路。S3C4510B 及其他一些 ARM 芯片在片内

具有独立的 SDRAM 刷新控制逻辑,可方便地与 SDRAM 接口。但某些 ARM 芯片则没有 SDRAM 刷新控制逻辑,就不能直接与 SDRAM 接口,在进行系统设计时应注意这一点。

目前常用的 SDRAM 为 8 位/16 位的数据宽度,工作电压一般为 3.3V。主要的生产厂商为 HYUNDAI、Winbond 等。他们生产的同型器件一般具有相同的电气特性和封装形式,可通用。

1.2 以 HY57V641620 为例的 SDRAM 接口电路的基本特性

以该系统中使用的 HY57V641620 为例,简要描述一下 SDRAM 的基本特性:

表 1 HY57V641620 引脚信号描述

引 脚	名 称	描 述
CLK	时钟	芯片时钟输入。
CKE	时钟使能	片内时钟信号控制。
/CS	片选	禁止或使能除 CLK、CKE 和 DQM 外的所有输入信号。
BA0, BA1	组地址选择	用于片内 4 个组的选择。
A11 ~ A0	地址总线	行地址: A11 ~ A0, 列地址: A7 ~ A0, 自动预充电标志: A10
/RAS, /CAS, /WE	行地址锁存, 列地址锁存, 写使能	参照功能真值表, /RAS, /CAS 和 /WE 定义相应的操作。
LDQM, UDQM	数据 I/O 屏蔽	在读模式下控制输出缓冲; 在写模式下屏蔽输入数据
DQ15 ~ DQ0	数据总线	数据输入输出引脚
VDD/VSS	电源/地	内部电路及输入缓冲电源/地
VDDQ/VSSQ	电源/地	输出缓冲电源/地
NC	未连接	未连接

HY57V641620 存储容量为 4 组×16M 位(8M 字节),工作电压为 3.3V,常见封装为 54 脚 TSOP,兼容 LVTTTL 接口,支持自动刷新(Auto-Refresh)和自刷新(Self-Refresh),16 位数据宽度。

HY57V641620 引脚分布及信号描述分别如图 1 和表 1 所示。

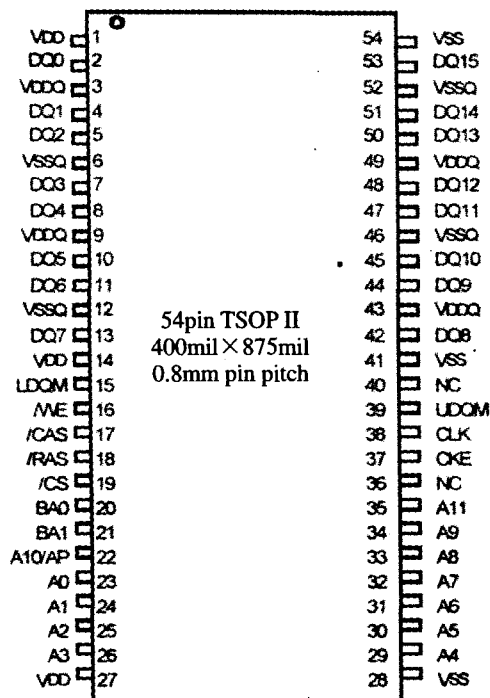


图 1 HY57V641620 引脚分布

以上为一款常见的 SDRAM HY57V641620 的简介,更具体的内容可参考 HY57V641620 的用户手册。其他类型 SDRAM 的特性与使用方法与之类似,用户可根据自己的实际需要选择不同的器件。

根据系统需求,可构建 16 位或 32 位的 SDRAM 存储器系统,但为充分发挥 32 位 CPU 的数据处理能力,大多数系统采用 32 位的 SDRAM 存储器系统。

HY57V641620 为 16 位数据宽度,单片容量为 8MB,系统选用的两片 HY57V641620 并联构建 32 位的 SDRAM 存储器系统,共 16MB 的 SDRAM 空间,可满足嵌入式操作系统及各种相对较复杂的算以 HY57V641620 为例的 SDRAM 接口电路法的运行要求。

1.3 以 HY57V641620 为例的 SDRAM 接口电路的使用方法

与 Flash 存储器相比,SDRAM 的控制信号较多,其连接电路也要相对复杂。

两片 HY57V641620 并联构建 32 位的 SDRAM 存储器系统,其中一片为高 16 位,另一片为低 16 位,可将两片 HY57V641620 作为一个整体配置到 DRAM/SDRAM Bank0~DRAM/SDRAM Bank3 的任一位置,一般配置到 DRAM/SDRAM Bank0,即将 S3C4510B 的 nSDCS<0>(Pin89)接至两片 HY57V641620 的/CS 端。

两片 HY57V641620 的 CLK 端接 S3C4510B

的 SDCLK 端(Pin77);

两片 HY57V641620 的 CLE 端接 S3C4510B 的 CLE 端(Pin97);

两片 HY57V641620 的/RAS、/CAS、/WE 端分别接 S3C4510B 的 nSDRAS 端(Pin95)、nSDCAS 端(Pin96)、nDWE 端(Pin99);

两片 HY57V641620 的 A11~A0 接 S3C4510B 的地址总线 ADDR<11>~ADDR<0>;

两片 HY57V641620 的 BA1、BA0 接 S3C4510B 的地址总线 ADDR<13>、ADDR<12>;

高 16 位片的 DQ15~DQ0 接 S3C4510B 的数据总线的高 16 位 XDATA<31>~XDATA<16>,低 16 位片的 DQ15~DQ0 接 S3C4510B 的数据总线的低 16 位 XDATA<15>~XDATA<0>;

高 16 位片的 UDQM、LDQM 分别接 S3C4510B 的 nWEB<3>、nWEB<2>,低 16 位片的 UDQM、LDQM 分别接 S3C4510B 的 nWEB<1>、nWEB<0>。

2 S3C4510B 系统管理器关于存储器映射的工作原理

当系统设计制作完成时,必须经过仔细的调试,才能保证系统按照设计意图正常工作。尽管系统的调试与个人对电路工作原理的理解和实际的电路调试经验有很大的关系,但一定的调试方法也是必不可少的。掌握正确的调试方法可使调试工作变得容易,大大缩短系统的开发时间,反之,可能会使整个系统的开发前功尽弃,以失败告终。

在系统的两类存储器中,SDRAM 相对于 Flash 存储器控制信号较多,似乎调试应该困难一些,但由于 SDRAM 的所有刷新及控制信号均由 S3C4510B 片内的专门部件控制,无需用户干预,在 S3C4510B 正常工作的前提下,只要连线无误,SDRAM 就应能正常工作,反之,Flash 存储器的编程、擦除操作均需要用户编程控制,且程序还应在 SDRAM 中运行,因此,应先调试好 SDRAM 存储器系统,再进行 Flash 存储器系统的调试。

在进行存储器系统调试之前,用户必须深入了解 S3C4510B 系统管理器关于存储器映射的工作原理。

基于 S3C4510B 系统的最大可寻址空间为 64MB,采用统一编址的方式,将系统的 SDRAM、SRAM、ROM、Flash、外部 I/O 以及片内的特殊功能寄存器和 8k 一体化 SRAM 均映射到该地址空间。为便于使用与管理,S3C4510B 又将 64MB 的地址空间分为若干个组,分别由相应的特殊功能寄存器进行控制:

(1)ROM/SRAM/Flash 组 0~ROM/SRAM/

Flash 组 5, 用于配置 ROM、SRAM 或 Flash, 分别由特殊功能寄存器 ROMCON0~ROMCON5 控制;

(2) DRAM/SDRAM 组 0~DRAM/SDRAM 组 3 用于配置 DRAM 或 SDRAM, 分别由特殊功能寄存器 DRAMCON0~DRAMCON3 控制;

(3) 外部 I/O 组 0~外部 I/O 组 3 用于配置系统的其他外扩接口器件, 由特殊功能寄存器 REFEXTCON 控制;

(4) 特殊功能寄存器组用于配置 S3C4510B 片内特殊功能寄存器的基地址以及片内的 8k 一体化 SRAM, 由特殊功能寄存器 SYSCFG 控制;

在该系统中, 使用了 Flash 存储器和 SDRAM, 分别配置在 ROM/SRAM/FLASH 组 0 和 DRAM/SDRAM 组 0, 暂未使用外扩接口器件。

3 基于 S3C4510B 的嵌入式系统 SDRAM 接口电路的调试

参照表 2 对应特殊功能寄存器的相关描述可知, 当系统复位时, 只有 ROM/SRAM/FLASH 组 0 被映射到地址空间为 0x0000, 0000~0x0200, 0000 的位置, 特殊功能寄存器的基地址被映射到 0x03FF, 0000, 片内 8k 一体化 SRAM 的起始地址被映射到 0x03FE, 0000, 它们是可访问的, 而其他的存储器组均未被映射, 是不可访问的。

因此, 要调试 SDRAM 存储器系统, 首先应配置相关的特殊功能寄存器, 使系统中的 SDRAM 能被访问。表 2 为针对该系统的与系统管理器相关的特殊功能寄存器的配置, 以下详细说明该系统所使用的相关特殊功能寄存器的配置方法。

表 2 系统管理器相关特殊功能寄存器的配置

寄存器	偏移量	配置值
SYSCFG	0x0000	0xE7FF, FF82
EXTDBWTH	0x3010	0x0000, 3000
ROMCON0	0x3014	0x0200, 0060
DRAMCON0	0x302C	0x1401, 0380
REFEXTCON	0x303C	0xCE33, 83FD

SYSCFG = 0xE7FF, FF82; 其含义为:

为 4 个 DRAM 组选择 SDRAM; 特殊功能寄存器组的基地址为 0x03FF, 0000; 片内 SRAM 基地址为 0x03FE, 0000; 4kB 配置为 SRAM, 另外 4kB 配置为 Cache; 使能 Cache 操作。

EXTDBWTH=0x0000, 3000; 其含义为:

4 个外部 I/O 组禁用; DRAM/SDRAM 组 0 配置为 32 位数据宽度, 其余的 DRAM/SDRAM 组禁用; ROM/SRAM/FLASH 组 0 由 B0SIZE[1:0] 的状态配置, 其余 ROM/SRAM/FLASH 组禁用。

ROMCON0=0x0200, 0060; 其含义为:

该系统共 2MB 的 Flash 存储器, 映射到地址空

间 0x0000, 0000~(0x0020, 0000-1) 处。

DRAMCON0=0x1401, 0380; 其含义为:

该系统共有 16MB 的 SDRAM, 映射到地址空间的 0x0040, 0000~(0x0140, 0000-1) 处。

用户也可将 Flash 存储器和 SDRAM 映射到地址空间的其他位置, 但注意组与组之间的地址不要发生重叠。

DRAMCON0=0xCE33, 83FD; 其含义为:

配置 SDRAM 的刷新计数值, 刷新时间、刷新使能等。

系统管理器对应的其他特殊功能寄存器使用其复位值, 用户也可根据自身系统的特定情况, 对相关特殊功能寄存器进行配置。

在 C:\ 下建立文本文件 memmap. txt, 其内容为:

```
setmem 0x3FF0000, 0xE7FFFF82, 32
```

```
setmem 0x3FF3010, 0x00003000, 32
```

```
setmem 0x3FF3014, 0x02000060, 32
```

```
setmem 0x3FF302C, 0x14010380, 32
```

```
setmem 0x3FF303C, 0xCE3383FD, 32
```

打开 AXD Debugger 的命令行窗口, 执行 obey 命令, 配置对应的控制寄存器:

```
>obey C:\memmap. txt
```

此时, 文本文件 memmap. txt 中的几条控制寄存器配置命令已经执行完毕, Flash 存储器和 SDRAM 已分别映射到地址空间的 0x0000, 0000~(0x0020, 0000-1) 和 0x0040, 0000~(0x0140, 0000-1) 处。

选择菜单 Processor Views→Memory 选项, 出现存储器窗口, 在存储器起始地址栏输入 SDRAM 的映射起始地址: 0x0040, 0000, 数据区应显示 SDRAM 中的内容, 此时所显示的内容为一些随机数。双击其中的任一数据, 输入新的值, 如输入 0xAA, 若对应的存储单元能正确显示刚才输入的数据, 则表明 SDRAM 存储器已能正常工作。

在连续的 4 个字节输入 0xAA, 然后再输入 0x55, 检测 32 位数据是否正确传输, 若其中的某一位或几位数据出现错误, 则多半是由于对应的数据线不通或连接错误所引起的。在 SDRAM 能正确访问后, 用户就可以将自己编写的各种应用程序, 编译并下载到 SDRAM 中运行。

若使用 SDT 调试环境, 调试过程与上述步骤相似, 简述如下:

在 C:\ 下建立文本文件 memmap. txt, 其内容为:

```
let 0x3FF0000 = 0xE7FFFF82
```

```
let 0x3FF3010 = 0x00003000
```

```
let 0x3FF3014 = 0x02000060
```

```
let 0x3FF302C = 0x14010380
```

(下转第 233 页)

3.3 虚拟实验室

虚拟实验室是学生进行实验的地方,它将教师模块生成的虚拟实验项目的文档信息、虚拟元件和策略组合在一起呈现给实验用户,它是整个实验系统的控制中心,必须很好地处理各个组成部分的交互和协作,使之成为一个整体而不是简单的堆砌。

从技术角度来说,虚拟实验室也应该是一个组件对象。当用户连接虚拟实验系统请求时,系统将创建一个虚拟实验室对象,该对象调用其他模块如信息库接口、策略识别与决策接口等提供的功能获得各种数据并通过网页的形式呈现给用户。具体发生的动作如下所示:

1)虚拟实验系统通过信息库接口读取实验室的配置信息并利用这些信息创建和初始化虚拟实验室对象。这些信息包括实验室相关信息(简介、注意事项、布局等),实验室能够完成哪些实验项目等。

2)实验用户选择实验项目。虚拟实验室读取相应项目的配置信息,用动态页面的形式提供给学生实验指导书(包括实验目的,实验步骤,实验注意事项等的说明),实验仪器介绍,实验范例等信息。

3)虚拟实验室提示学生选择想完成的实验项目所需的虚拟元件,当用户响应后,虚拟实验室创建和初始化这些元件的实例。

4)当所有元件创建完毕后,虚拟实验室将创建一个被称为“行为捕获”的线程,它一般处于休眠状态,但当实验用户进行操作后被唤醒。

5)虚拟实验室“行为捕获”线程监听用户操作(通过键盘或鼠标),当用户进行操作后被唤醒。该线程将对捕捉到的行为进行预处理,如果行为应由虚拟元件处理则交给虚拟元件,否则将把控制权交给策略识别与决策模块,该模块将根据策略库中的规则对用户的操作进行判定,并根据动作的合法性设定各个相关对象的状态。当处理完毕后,监控线

程重新进入休眠状态。

6)4和5步骤重复进行直至实验完成。此时虚拟实验室将对元件进行复位和销毁的操作,并指导学生分析实验结果和撰写实验报告。

上述操作仅是一般的概念,在实际进行虚拟实验室设计时应考虑很多问题,以下针对两个典型性的问题进行说明。

1)复杂度和灵活性的问题

在对虚拟室进行设计时,复杂度和灵活性是不能够兼顾的。当系统具有最大的灵活性时,其复杂程度也最高;反过来,不复杂的系统其灵活性也最差。在实际设计时,应根据实验的性质、实验的对象等对复杂度和灵活性作一个取舍。

2)虚拟实验室中各对象的通信

从虚拟对象的创建过程来说具有独立性,虚拟对象被单独创建,当用户点击虚拟对象时其有自己的响应方法。但是,虚拟对象处于一个相互协作的复杂系统中,它必定要和其他对象发生交互,因此,必须采用一个统一的模式处理虚拟实验室中各个对象的相互通信问题。

当然,虚拟实验室还应设置一个虚拟工具箱,它是一些超级链接的集合,包括在线答疑,BBS,相关资源检索,虚拟实验室介绍,虚拟实验室使用帮助等全局性的信息,以便学生更好的利用虚拟实验室。

参 考 文 献

- 1 舒炎泰,薛飞. Internet 上的虚拟实验室. 科技导报, 1998,2
- 2 汪诗林,吴泉源. 开展虚拟试验系统的研究和应用. 计算机工程与科学, 2000, 22(2)
- 3 徐宏结. 现代远程教育平台的研究与实现. 计算机工程与应用, 2002(4)
- 4 李亚碌,郝应光,唐侦安. 远程教育虚拟实验室. 自然杂志, 2001(3)
- 5 李仁发,周祖德,李方敏,陈幼平,彭欢宇. 虚拟实验室网络体系结构研究. 系统仿真学报, 2002(3)

(上接第 207 页)

```
let 0x3FF303C = 0xCE3383FD
```

打开 ARM Debugger for Windows 的命令行窗口(View→Command),执行 obey 命令:

```
>obey C:\memmap.txt
```

此时,Flash 存储器和 SDRAM 已分别映射到地址空间的 0x0000,0000~(0x0020,0000-1)和 0x0040,0000~(0x0140,0000-1)处。

选择菜单 View→Memory 选项,出现存储器的起始地址输入窗口,在此输入 SDRAM 的映射起始地址:0x0040,0000,数据区应显示 SDRAM 中的内容,此时所显示的内容为一些随机数。双击其中的任一数据,输入新的值,如输入 0xAA,若对应的存

储单元能正确显示刚才输入的数据,则表明 SDRAM 存储器已能正常工作。

结束语 这样整个基于 S3C4510B 的嵌入式系统 SDRAM 接口电路的调试基本上完成了,当然对于不同的系统,操作是略有不同的,我们可以根据所要开发或使用的嵌入式系统模式,进行适当的调整,保证我们正确地使用 SDRAM。

参 考 文 献

- 1 毛德操,胡希明. 嵌入式系统[M]. 杭州:浙江大学出版社, 2003
- 2 王金刚. VxWorks BSP 开发人员指南[M]. 清华大学出版社, 2003
- 3 陈智育. VxWorks 程序开发实践[M]. 人民邮电出版社, 2004