

片上网络容错技术研究

李璐璐 裴雪红 周 端 张剑贤

(西安电子科技大学计算机学院 西安 710071)

摘 要 片上网络是一种全新的片上计算机体系结构,对片上网络的研究主要包括拓扑结构、路由算法、服务质量、交换机制、拥塞控制、能耗和容错等突出问题,其中对容错方法的研究一直是研究的重点。在软件改进和硬件改进方面,容错方法可以分为路由算法容错和路由器结构容错两类。分析当前已有容错方法的适用情况、实现原理和实现方法,并且分析其延迟、吞吐量、功耗等性能及其优缺点,对容错方法的现状进行剖析并且为容错方法的下一步研究提供研究方向。

关键词 片上网络,容错,路由算法,性能分析

中图分类号 TP302.8

文献标识码 A

DOI 10.11896/j.issn.1002-137X.2018.03.050

Research on Fault Tolerant Technology for Networks-on-Chip

LI Lu-lu QIU Xue-hong ZHOU Duan ZHANG Jian-xian

(School of Computer Science and Technology, Xidian University, Xi'an 710071, China)

Abstract Network-on-chip is a new computer architecture on chip, the study of network-on-chip mainly includes topological structure, routing algorithm, service quality, switching mechanism, congestion avoidance, energy consumption, fault tolerant and so on, and the study of fault tolerant methods is the most important research issue. This paper divided fault tolerant methods into two types: tolerant fault by algorithms and tolerant fault by architecture, from the aspects of software improvement and hardware improvement. This paper analyzed the application conditions, implementation principles and implementation methods of the existing fault tolerant routing algorithms, analyzed the performance of communication latency, throughput and power consumption, and advantages and disadvantages of the existing fault tolerant methods, dissected the situation of the existing fault tolerant methods and offered a possible research orientation.

Keywords Network-on-Chip, Fault tolerant, Routing algorithm, Performance analysis

1 引言

片上网络(Network-on-Chip, NoC)是一种全新的片上通信方法,具有高带宽、低时延、易扩展等优点。传统的二维片上网络的布局布线局限于平面,阻碍了系统性能和规模的提升,而三维片上网络结构的优势可以突破这些限制。

三维片上网络以其更短的全局互连、更高的封装密度、更小的体积等诸多优势引起了广大学者的重视和研究。同时,随着三维片上网络设计规模的扩大和工作频率的提升,系统出现故障的概率也相应提高,研究面向三维片上网络的容错机制是保证三维片上网络通信可靠性的重要手段。

本文将目前的 3D NoC 容错方法进行归类总结,并将其分成路由算法容错和路由器结构容错两大类。对每一种容错路由算法的基本原理进行了介绍,并且结合其性能分析其优缺点。

本文第 2 节为路由算法容错;第 3 节为路由器结构容错;最后总结全文。

2 路由算法容错

2.1 分布式自适应路由算法

美国北达科他州立大学的 Kia 等人^[1]提出的分布式自适应路由算法,将 NoC 结构分成数个区域,每个区域有各自的本地控制单元(LCU)。LCU 记录本区域路由节点和相邻路由节点的信息,为进入本区域的数据包提供信息,进入本区域的数据包通过 LCU 确定输出端口。当错误诊断机制诊断到永久故障的链路时,LCU 将重新计算路由路径并且每个节点内部的路由控制器会根据新的路由路径信息更新路由表。本算法脱机运行,并将结果保存在一个搜索表中,该搜索表被 LCU 在线使用来更新路由表。路由路径的选择遵循确定性维序 XY 路由算法。每个节点的搜索表保存任意链路错误时和目的节点为任意节点时的路由信息,因此在传递包的过程中不运行复杂的算法,只须根据信息查找搜索表即可得到路由路径。

到稿日期:2016-12-19 返修日期:2017-02-04 本文受国家自然科学基金项目(61474087)资助。

李璐璐(1992—),女,硕士生,主要研究方向为三维片上网络,E-mail:18717361592@163.com;裴雪红(1961—),女,硕士,教授,主要研究方向为多媒体信息处理、嵌入式系统;周 端(1957—),女,博士,教授,主要研究方向为 SOC 设计技术、嵌入式系统应用和无线传感器网络;张剑贤(1983—),男,博士,讲师,主要研究方向为片上网络及异构计算,E-mail:121583182@qq.com(通信作者)。

通过 ISE WebPack 模拟验证得出本文提出的分布式自适应容错算法在面积开销及功率开销方面均优于已有的容错路由算法 (DyRs-NM^[2], DSPIN^[3], FT_XY3^[4], Negative first^[5])。本算法的优点在于它在容错与因所需冗余和额外的逻辑导致的性能缺点之间找到了折衷点,缺点是在包传递之前要进行长时间大量的运算来更新搜查表,完成搜查表后才可以进行包的传递。

2.2 最小和自适应容错算法

广东培正学院的龚健虎和东南大学的王闻今提出了最小和自适应容错算法^[6] (Minimal and Adaptive Fault-tolerant Algorithm, MAFA)。MAFA 方法是一种通用型方法,适用于任意数量的虚拟信道的网络。该方法将网络分为两个独立的子网络,两个子网络互相分离以防死锁。通过合理分布故障信息并使用最小和自适应容错算法来达到容错的目的,合理分布故障信息即每个路由器与其直接相邻路由器互相发送故障信息。

在 MAFA 方法中,如果当前节点与目的节点在每个方向上的距离超过两跳,则报文在非故障链路间自适应选择。当前节点在一个方向的距离大于 1 时,避免了在另一方向的距离降为 0,该算法努力保证节点在 x 方向和 y 方向的距离相等。

开发基于 VHDL 的 NoC 模拟器仿真 MAFA 算法,与基准策略^[7]相比,无论是在均匀流量条件下还是在热点流量条件下,该算法的性能均更优。该算法的优点是可靠性强、面积开销小且功耗低,缺点是部署时逻辑复杂度较高。

2.3 3D-ZDFT

曲阜师范大学的王宇飞等人^[8]提出了一种无虚通道的 3D Mesh NoC 防御区域容错路由算法 (简称 3D-ZDFT)。该算法首先提出一种故障模型,该模型根据故障节点和其附近的节点形成了一个包围故障节点的凸故障体,然后在此基础上建立防御区域。3D-ZDFT 算法能够根据防御区提供的故障位置信息,提前改变转发方向,避免了引入一些不必要的转弯。

基于 AccessNoxim 仿真平台对 3D-ZDFT 算法进行仿真,结果表明:与 HamFA 算法^[9]相比,3D-ZDFT 算法拥有更好的网络性能和可靠性,并且无论是在均匀流量模式还是热点流量模式下,3D-ZDFT 的网络性能均更好。3D-ZDFT 算法的优点是性能好且可靠性好,但是它具有一定的硬件开销。

2.4 基于应用感知拥塞管理的 NoC 高容错路由算法

美国密歇根州立大学的 Lee 等人^[10]提出了基于错误和应用感知的路由框架 (FATE)。FATE 通过应用来估计路由需求以平衡可获取资源的通讯负载,它提出了一系列路由规则来减少无死锁搜寻,对于任何出现链路错误的 2D Mesh 网络,通过初始路由设置选项来阻止不可行的方案以达到最大化连接路由的目的。

一个链路错误发生或者一个应用开始时 FATE 被触发,然后使用一个 CMP (单芯片多处理器) 的空闲内核来寻找新的路由方法。在寻找最优的非死锁路由时, FATE 可以快速启发式地找到一个有效的且相当优化的路由方法,在计算过程中记录转弯限制,经过重复计算,把所有的转弯限制都记录

下来。在记录完所有的转弯限制后, FATE 部署允许转弯规则确定为了维持通信而进行的转弯状态。同时,在选择每一个新的转弯限制的位置时, FATE 会通过应用分析来平衡交通负载。当发生死锁或者不能达到某路由节点时, FATE 会采用回溯法来扩展搜寻直到找到一个合适的方案。当 FATE 算法开始时,所有的转弯都是不确定的,从最拥塞的区域开始来确定转弯限制。在确定转弯限制时,采用转弯允许规则来确定转弯的状态,这个过程一直持续到每个节点的转弯状态都被确定。

FATE 的允许转弯规则包括 5 类。

Rule 1 (cycle): 如果循环中的一个转弯是限制的,则其他所有的转弯都是有效的,这样才能保证该循环中的所有节点均可达。

Rule 2 (node): 如果一个节点的一个转弯是限制的,则这个节点的其他所有转弯都是有效的。

Rule 3 (link): 如果一个链路的邻近转弯是限制的,则转向这个链路的转弯应该是有效的。

Rule 4 (common link): 一个循环中如果只有两个不确定的转弯共享一个链路,则这个链路相邻的其他转弯和这个循环之外的转弯应该是有效的。

Rule 5 (opposite-Corner-turn): 如果两个转弯在一个循环中相对的两个节点上,而且这两个转弯与任何一个循环的链路不相邻,则只有一条无效。

采用 cycle-accurate NoC 模拟器进行仿真,结果显示 FATE 提高了 33% 的吞吐率和 59% 的包延迟,在没有链路错误的情况下, FATE 自适应的路由技巧也提高了 33% 的饱和吞吐率。当链路的错误率为 1%~15% 时, FATE 算法的吞吐率均大于或等于 DFS^[11] (depth-first search)、BSOR^[12] (Bandwidth-Sensitive Oblivious Routing) 和 APSRA^[13] (Application-Specific Routing Algorithm)。此算法的优点是吞吐率高、延迟低,缺点是算法复杂。

2.5 基于 3D NoC 架构的死锁恢复支持容错的路由算法

日本会津大学研究生院的 Ben Ahmed 等人^[14]提出了基于 3D 片上网络系统的低功耗死锁恢复容错路由算法,此算法通过 LAFT (Look-Ahead-Fault-Tolerant) 来实现容错,通过 RAB (Random Access Buffer) 来避免死锁。

LAFT 算法是用于选择下一跳节点的路由算法,主要分为 3 步: 1) 通过微片信息来计算下一跳节点的地址,下一跳节点地址分别是 X/Y/Z 方向的节点; 2) 读取 3 个方向的链路情况; 3) 根据以下条件来保证容错性和高性能: ① 若被选方向具有最短路径,则其在路由选择时具有最高优先级; ② 在相同优先级情况下选择有最大多样性路径的方向; ③ 拥塞节点具有最低优先级。

评估结果显示: 该算法适合在高错误率的情况下使用,在低错误率情况下相对于其他容错算法的优势不明显。在高错误率情况下, LAFT 算法会陷入死锁但是 RAB 算法会避免死锁。相比于 3D-OASIS-NoC^[15] 系统, RAB 仅需 7% 的额外硬件空间和 3.5% 的额外功耗。RAB 算法的优点是在高错误率情况下拥有较好的容错性,缺点是相比其他容错算法需要更多的额外硬件空间和功耗。

2.6 基于 NoC 的容错路由算法

中国电子科技集团公司第58研究所的屈凌翔等人提出了容错路由算法^[16]。该容错路由算法是基于XY路由算法改进的,当一条链路或者传输节点之间发生故障时,重新设置路由规则来获取一条有效的路由路径,即重新定义一条唯一确定的路径来替代故障路径,该算法不仅能够自适应地容错,还能避免死锁和活锁。

在FPGA仿真平台上的仿真结果显示,容错路由算法能够成功地在单链路故障情况下进行数据的传输,而且能够有效地避免死锁。该算法的优点是实现简单且有效性高,缺点是只能针对单链路故障的情况。

2.7 AFRA:基于3D Mesh网络的低功耗高性能可靠的路由算法

AFRA算法是伊朗沙里夫理工大学的Akbari等人^[17]提出的基于3D Mesh网络的无死锁垂直链路容错的路由算法。该算法是为了解决由于TSV技术的不成熟而导致的垂直链路瓶颈问题而提出的,是一种允许垂直链路出现故障的低成本、高性能的可靠路由算法,其基本思想是:在没有故障的前提下,使用ZXY路由算法来传递路由包;当垂直链路出现故障时,选择XZXY路由算法来传递路由包。此算法首先在X方向找到一个逃跑节点并将数据包传到此节点,然后使用ZXY路由算法继续传递路由包。逃跑节点与源节点的Y,Z坐标均相等,只有X坐标不相等。逃跑节点的选择遵循两个原则:1)源节点首先选择最短路径上最近的节点;2)如果最短路径上没有逃跑节点,则源节点选择ID值最小的逃跑节点。该算法提出采用基于虚通道的方法来避免死锁。由证明可知:当所有链路错误都在同一方向时,AFRA是无死锁的;当存在非同方向的链路错误时,需要两条虚通道来避免死锁。

由Booksim模拟AFRA算法可知,即使是在15%的高错误率情况下,AFRA也具有很好的健壮性,在均匀通信的情况下,AFRA将饱和注入率从54.1%提高到70%,在按位传递通信情况下AFRA将饱和注入率从44%提高到207%。AFRA的优点是低成本、高性能和高可靠性,缺点是其只适用于垂直链路出现错误的情况。

2.8 基于动态优先级的3D NoC 偏转路由容错方法

合肥工业大学的欧阳一鸣等人^[18]提出了基于动态优先级的偏转路由容错方法,该算法规定数据包在垂直方向优先传输时,在上下TSV无故障的情况下,在数据包到达目的层后采用可容错偏转路由算法(DPDR)来进行层内路由向目的节点的传输;在TSV故障的情况下采用DPDR算法选择输出端口进行数据包传递。DPDR算法是一种基于输出端口优先级动态变化的偏转路由算法,该算法根据已经路由的跳数来决定数据包的优先级,跳数越大优先级越高。获得授权的数据包根据当前节点和目的节点的位置关系,按照规定的输出端口的优先级选择端口,在获得端口授权后直接传输;若存在多个输出端口满足偏转条件,则选择网络负载小的端口输出。输出端口的优先级设定是根据目的节点和当前节点的相对位置区域所得,在数据包输出后将离目的节点最近的端口优先级设为高,反之将优先级设为低。当高优先级端口的链路发生故障时,选择低优先级的端口传输包。

使用Booksim 2.0模拟一个3D NoC仿真平台,对于邻居节点故障可知的偏转算法^[19]、基于路由表的偏转路由算法^[20]、不使用分级路由器的DPDR算法,本文算法的平均延时最低,相比于其他算法,本文算法的延时最多减少近20%。使用Orion 2.0的实验显示,应用本算法的路由器面积不随网络规模的增大而增加,且功耗较低。因此,本文算法具有低延时、低功耗、低开销的特点。

3 路由器结构容错

3.1 基于可靠高性能多核3D-NoC系统设计和管理的低开销软硬件容错结构机制

日本会津大学的Dang等人^[21]设计了一种综合软件错误和硬件故障的3D NoC系统——3D Hard Fault Soft Error Tolerant OASIS-NoC(3D-FETO)。在有效的机制和算法的帮助下,3D-FETO能够检测和恢复发生在路由管道阶段的软件错误,并且能够利用可重构组件来处理永久性链路故障、输入缓存故障和交叉开关故障。该算法提出一种3D自适应路由器结构SHER-3DR,该路由器依靠简单恢复技术来处理缓存、交叉开关和链路的硬件错误,简单恢复技术基于冗余结构资源的重配置系统。3D-FETO系统处理软件错误的方法是在时钟周期采用管道冗余来计算PCR。

VHDL仿真结果显示,3D-FETO系统可以在故障率最高达到33%时恢复NoC的有效性,即使1/3的部件发生错误。该系统也能达到98%的数据包到达率。与BaseLine LAFT router^[22], soft error tolerance router^[23]和3D-FTO router^[24]相比,3D-FETO系统能够处理不同种类的硬件故障和软件错误,并且性能提升明显,同时具有最小的额外硬件开销和功耗。该系统的优点其容错性特别好,可以处理大部分故障,缺点是延迟高且吞吐率低。

3.2 基于故障预测模块的容错片上网络

巴西塞阿拉联邦大学的Silveira等人^[25]提出了一种错误预测模块FPM,该模块具有低面积消耗和能够检测链路质量的电源电路,FPM可以通过调整阈值参数来使电路作为1个综合故障模块。FPM由3个计数器和1个复位电路组成,当计数器值到达阈值时,计数器发出一个需求信号,阈值的使用目的是建立一个有效电路来捕获永久故障。

仿真结果证明,相比于文献[26]中的结构,FPM因为结构比较复杂,所以面积消耗比较大且功耗较多。FPM的优点是容错功能比较好,并且具有较好的NoC潜在故障能力,缺点是有面积消耗并且功耗比较大。

3.3 3D NoC 中 TSV 和交叉开关的容错设计

合肥工业大学的袁吴玲等人^[27]提出了3D NoC中TSV和交叉开关的容错设计,在传统的3D NoC架构中,上下两层相邻的路由器之间是由两组方向相反的单向TSV相连。当3D NoC上的连接层间相邻路由器的两组单向TSV发生故障时,该算法通过添加一组冗余的可动态配置的双向TSV来进行容错,任何一组单向TSV故障时都可通过配置该双向TSV来替换故障TSV。但是,在同一时刻只能配置成一个方向。如果两组单向TSV都发生故障,都想使用双向TSV来替换,此时需要等双向TSV空闲时才能使用。

使用 OPNET 仿真软件建模可知,与最小 TSV 数量算法相比,所提算法的延时更小,当 TSV 故障数小于 4 对时,所提算法中的故障对数据包传输时延没有影响,而随着故障数量增加,最小 TSV 数量算法的数据包的传输时延急剧增长。所提算法的优点是时延小、系统可靠性高,缺点是增大了芯片的面积开销。

3.4 基于故障粒度划分的 NoC 链路自适应容错方法

为解决链路的故障问题,合肥工业大学的欧阳一鸣等人^[28]提出了一种自适应的链路容错方法。在有 K 根位线的链路上,完好位线的数量小于 $K/2$ 时称为粗粒度故障,完好位线的数量大于 $K/2$ 时称为细粒度故障。所提方法将两条单向链路均重配置成双向链路。当链路出现粗粒度故障时,重配置另一条链路的方向来传输数据包。当链路出现细粒度故障时,结合网络通信状态,选择重新配置另一条链路的方向或利用自身剩余的完好位线来多次传输数据包。

实验结果表明,相比于双向链路重配置方案和单向链路多次传输的容错方案,该方法的延时最多减小 27.2% 和 34.2%,吞吐率最多增大 21.7% 和 35.3%。该方法的优点是可以在网络中实时地重配置链路,既保证了数据包的正常传输又未因为重路由的问题增加网络的通信负载,缺点是不能处理两条链路均故障的情况。

3.5 基于虚通道故障粒度划分的 3D NoC 容错路由器设计

合肥工业大学的欧阳一鸣等人^[29]为了能够有效允许虚通道故障,提出了 SVS 路由器架构。虚通道故障分类的根据为:假设路由器 VC 应有的最小空间为 N 个微片,虚通道中 K 个单微片大小的 Buffer 中有 M 个发生了故障,当 $K-M < N$ 时称为粗粒度故障;当 $K-M > N$ 时,称为细粒度故障。SVS 路由器架构将路由器端口两两分组,在组内端口间实现单虚通道共享。当发生虚通道粗粒度故障时,使用组内相邻端口共享虚通道容错;当发生细粒度故障时,根据 Slot State Table 信息配置虚通道读/写指针的值,从而跳过故障 Buffer 槽来实现容错。在无粗粒度故障的情况下,共享虚通道还可用于负载均衡及容错路由计算模块故障。

实验结果表明:较其他已有的虚通道路由器,SVS 路由器在 3 种不同的故障情况下均较大地降低了延时,提高了吞吐量,这表明 SVS 路由器可有效地提高系统可靠性,保证了系统性能,充分利用了可用资源。此算法的优点是利用已有资源达到容错的目的,没有额外的资源消耗。

3.6 3D NoC 中故障感知的 RVOQ 容错架构设计

针对因路由器内部输入缓存和交叉开关故障引起的可靠性及网络拥塞问题,合肥工业大学的欧阳一鸣等人^[30]提出了一种故障感知的 RVOQ 容错架构设计方案。该方案在输入端口处增加冗余虚通道 VC_R,使得当路由器中虚通道发生故障时,可以使用 VC_R 进行数据传输,从而实现输入缓存故障的容错设计。当某一虚通道拥塞时,也可以使用此虚通道传输数据,从而达到平衡负载的目的。通过故障信息的反馈和仲裁算法使数据选择有效的路径进行传输。修改交叉开关的架构,增加多路选择开关和相应控制模块,输入数据优先考虑本地数据链路,在故障情况下选择冗余路径进行数据传输。

实验结果表明,当故障数为 3 时,相比于已有方法,该方

案的时延降低了 11%~53.1%。在网络出现多个故障、面临网络重负载时,仍然能够保证系统的高可靠性以及传输性能。该方法不仅能容错而且能有效解决拥塞问题,但增加了额外的面积开销。

3.7 基于故障链路缓存再利用的 NoC 容错路由算法

国家数字交换系统工程技术研究中心的张士鉴等人^[31]提出了基于故障链路缓存再利用的 NoC 容错路由算法(FRA-BRFL),该算法是基于微粒度故障模型的,微粒度故障模型可以很好地区分链路故障、通道故障和节点的缓存故障。该算法为每个通信节点增加 4 条自收发通道(仅在检测到端口的双向链路故障后才被启用),自收发通道是在通信节点内每个端口输入缓存的输入端和输出缓存的输出端额外增加的一条通道,采用基于缓存再利用的透传机制,通过复用故障链路两端的正常缓存和 6 条通道来透传故障通道上的数据包,利用被废弃的缓存提高了数据包采用最优输出端口的概率,从而提高了网络性能。

实验结果表明,FRA-BRFL 算法在高故障比例的片上网络中优势明显,能以相对较小的硬件开销换取平均吞吐量、平均延迟和数据包平均跳数等性能的大幅提升,其可以区分通道故障和链路故障,并且通过利用已有资源达到有效容错的目的,但算法复杂,时延较大。

结束语 容错路由算法的优势可以从适用情况、有效性、性能这 3 个方面来分析。本文的容错路由算法主要分为两类:第二部分的路由算法容错和第三部分的路由器结构容错。

第二部分的路由算法容错主要有 8 个容错路由算法:第一个算法是脱机运行的,在路由过程中更新并查找搜索表而不用重新运行算法,从而减小了功耗;第二个算法是一种自适应的算法,无死锁且容错功能好;第三个算法是基于新的故障模型的容错算法,其通过避开故障区域来达到容错的目的;第四个算法通过应用来估计路由需求以平衡可获取资源的通讯负载,避免拥塞,无死锁;第五个算法既可以容错又可以避免死锁,在高错误率情况下的容错性能好;第六个算法通过定义新路径来替代故障路径从而达到容错的目的,实现简单,且容错性能好;第七个算法是针对垂直链路故障的,当垂直 TSV 出错时,寻找 x 方向的逃跑节点,通过此节点进行垂直方向的包传递来达到垂直链路容错的目的;第八个算法是在垂直链路故障和水平链路故障都存在的情况下,通过 DPDR 算法来实现容错,当高优先级的链路故障时选择低一级优先级的链路传输来实现容错。

第三部分的路由器结构容错主要有 5 个容错算法:第一个方法是在垂直链路故障的情况下,通过添加一组冗余的可动态配置的双向 TSV 来容错,原理简单且与算法无关;第二个方法是针对链路故障的情况,将两条单向链路均重配置成双向链路,在粗粒度故障时重配置另一条链路的方向来传输数据包;在细粒度故障时重配置另一条链路的方向或利用自身剩余的完好位线来多次传输数据包;第三个方法是在虚通道故障的情况下,当粗粒度故障时,通过共享虚通道来容错;当细粒度故障时,通过跳过故障 buffer 容错;第四个方法是在路由器内部输入缓存故障时,通过在输入端口处增加冗余虚通道来实现容错;第五个方法是在链路故障和通道故障均存

的情况下,为每个通信节点增加4条自收发通道,通过复用故障链路两端的正常缓存和通道来透传故障通道上的数据包,从而达到容错的目的。

上述算法分别从算法和结构两方面来进行容错,因此将算法容错和结构容错相结合是下一步的研究方向,结合算法容错的高可靠性和结构容错的高性能来进一步提高三维片上网络数据的传输效率。

参考文献

- [1] KIA H S, ABABEI C, SRINIVASAN S, et al. A new scalable fault tolerant routing algorithm for networks-on-chip [C] // IEEE, International Midwest Symposium on Circuits and Systems. IEEE, 2015.
- [2] GE F, WU N, WAN Y. A Network Monitor based Dynamic Routing Scheme for Network on Chip [C] // Proc. Asia Pacific Conf. on Postgraduate Research in Microelectronics and Electronics. 2009:133-136.
- [3] ZHANG Z, GREINER A, TAKTAK S. A reconfigurable routing algorithm for a fault-tolerant 2D-mesh Network-on-Chip [C] // Design Automation Conference. 2008:441-446.
- [4] VALINATAJ M, MOHAMMADI S, SAFARI S. Fault-aware and Reconfigurable Routing Algorithms for Networks-on-Chip [J]. IETE Journal of Research, 2011, 57(3):215-224.
- [5] ZHU H, PANDE P P, GRECU C. Performance evaluation of adaptive routing algorithms for achieving fault tolerance in NoC fabrics [C] // Application Specific Systems, Architectures and Processors. 2007:42-47.
- [6] GONG J H, WANG W J. Research on fault tolerant routing method for faulty links in networks-on-chip [J]. Application Research of Computers, 2016, 33(5):1415-1418. (in Chinese)
龚健虎,王闻今.片上网络中面向链路故障的容错路由方法研究[J].计算机应用研究,2016,33(5):1415-1418.
- [7] VALINATAJ M, MOHAMMADI S, PLOSILA J, et al. A reconfigurable and adaptive routing method for fault-tolerant mesh-based networks-onchip [J]. International Journal of Electronics and Communications, 2011, 65(7):630-640.
- [8] WANG Y F. Study of Fault Tolerant Routing Algorithms for Three Dimensional Networks-on-chip [D]. Qufu: Qufu Normal University, 2015. (in Chinese)
王宇飞.3D NoC 容错路由算法的研究[D].曲阜:曲阜师范大学,2015.
- [9] EBRAHIMI M, DANESHTALAB M, PLOSILA J. Fault-tolerant routing algorithm for 3D NoC using Hamiltonian path strategy [C] // Design, Automation & Test in Europe Conference & Exhibition. IEEE, 2013:1601-1604.
- [10] LEE D, PARIKH R, BERTACCO V. Highly Fault-tolerant NoC Routing with Application-aware Congestion Management [C] // International Symposium on Networks-On-Chip. ACM, 2015:1-8.
- [11] SANCHO J, ROBLES A, DUATO J. An effective methodology to improve the performance of the Up*/Down* routing algorithm [J]. IEEE Transactions on Parallel and Distributed Systems, 2014, 15(8):740-754.
- [12] KINSY M A, CHO M H, SHIM K S, et al. Optimal and heuristic application-aware oblivious routing [J]. IEEE Transactions on Computers, 2012, 62(1):59-73.
- [13] PALESI M, LONGO G, SIGNORINO S, et al. Design of bandwidth aware and congestion avoiding efficient routing algorithms for networks-on-chip platforms [C] // ACM/IEEE International Symposium on Networks-On-Chip. IEEE Computer Society, 2008:97-106.
- [14] BEN AHMED A, BEN A A. Deadlock-Recovery Support for Fault-tolerant Routing Algorithms in 3D-NoC Architectures [C] // IEEE, International Symposium on Embedded Multicore Socs. 2013:67-72.
- [15] SIBAI F N. On-Chip Network for Interconnecting Thousands of Cores [J]. IEEE Transactions on Parallel and Distributed Systems, 2012, 23(2):193-201.
- [16] QU L X, LIU H P, PAN N Z, et al. Fault-tolerant Routing Algorithm of NoC [J]. Electronics & Packaging, 2015(9):21-23. (in Chinese)
屈凌翔,刘海鹏,潘能智,等.基于NoC的容错路由算法[J].电子与封装,2015(9):21-23.
- [17] AKBARI S, SHAFIEE A, FATHY M, et al. AFRA: A low cost high performance reliable routing for 3D mesh NoCs [C] // Design, Automation & Test in Europe Conference & Exhibition. IEEE, 2012:332-337.
- [18] OUYANG Y M, OUYANG X Y, LIANG H G, et al. 3D NoC Deflection Fault-tolerant Routing Method Based on Dynamic Priority [J]. Journal of Computer-Aided Design & Computer Graphics, 2014, 26(3):486-492. (in Chinese)
欧阳一鸣,欧阳小叶,梁华国,等.基于动态优先级的3D NoC 偏转路由容错方法[J].计算机辅助设计与图形学学报,2014,26(3):486-492.
- [19] FENG C C, LU Z H, JANTSCH A, et al. FoN: fault-on-neighbor aware routing algorithm for networks-on-chip [C] // Proceedings of IEEE International SoC Conference. Los Alamitos: IEEE Computer Society Press, 2010:441-446.
- [20] FENG C C, ZHANG M X, LI J W, et al. A low-overhead fault-aware deflection routing algorithm for 3D network-on-chip [C] // Proceedings of International Symposium on Quality Electronic Design. Piscataway N J: IEEE Press, 2011:19-24.
- [21] DANG K N, MEYER M, OKUYAMA Y, et al. A low-overhead soft-hard fault-tolerant architecture, design and management scheme for reliable high-performance many-core 3D-NoC systems [J]. Journal of Supercomputing, 2017, 73(6):2705-2729.
- [22] AHMED A B, ABDALLAH A B, LA-XYZ: Low Latency, High Throughput Look-Ahead Routing Algorithm for 3D Network-on-Chip (3D-NoC) Architecture [C] // IEEE, International Symposium on Embedded Multicore Socs. IEEE, 2012:167-174.
- [23] DANG K N, MEYER M, OKUYAMA Y, et al. Soft-error resilient 3D Network-on-Chip router [C] // IEEE, International Conference on Awareness Science and Technology. IEEE, 2015:84-90.
- [24] BEN A A, BEN A A. Adaptive fault-tolerant architecture and routing algorithm for reliable many-core 3D-NoC systems [J]. Journal of Parallel & Distributed Computing, 2016, 93(1):30-43.
- [25] SILVEIRA J, BODIN M, FERREIRA J M, et al. A fault predic-

- tion module for a fault tolerant NoC operation[C]//International Symposium on Quality Electronic Design, IEEE, 2015: 284-288.
- [26] DAI L, SHANG D, XIA F, et al. Monitoring circuit based on threshold for fault-tolerant NoC[J]. Electronics Letters, 2010, 46(14): 984-985.
- [27] YUAN W L. A Fault-Tolerant Design for TSV and Crossbar in 3D NoC [D]. Hefei: Hefei University of Technology, 2013. (in Chinese)
袁吴铃. 3D NoC 中 TSV 和交叉开关的容错设计[D]. 合肥: 合肥工业大学, 2013.
- [28] OUYANG Y M, WANG Q, LIANG H G, et al. Link adaptive fault-tolerant method based on fault granularity partition in NoC [J]. Journal of Electronic Measurement and Instrumentation, 2015(8): 1102-1113. (in Chinese)
欧阳一鸣, 王俏, 梁华国, 等. 基于故障粒度划分的 NoC 链路自适应容错方法[J]. 电子测量与仪器学报, 2015(8): 1102-1113.
- [29] OUYANG Y M, ZHANG Y D, LIANG H G, et al. Fault-Tolerant Router for 3D NoC Based on virtual channel Fault Granularity Partition[J]. Journal of Computer Research and Development, 2014, 3(9): 1073-1076. (in Chinese)
欧阳一鸣, 张一栋, 梁华国, 等. 基于虚通道故障粒度划分的 3D NoC 容错路由器设计[J]. 计算机研究与发展, 2014, 3(9): 1073-1076.
- [30] OUYANG Y M, HE M, LIANG H G, et al. A Fault-Tolerant Architecture Design of Fault-Aware RVOQ in Three-Dimensional Network-on-Chip[J]. Journal of Computer-Aided Design & Computer Graphic, 2015, 27(1): 192-200. (in Chinese)
欧阳一鸣, 何敏, 梁华国, 等. 3D NoC 中故障感知的 RVOQ 容错架构设计[J]. 计算机辅助设计与图形学学报, 2015, 27(1): 192-200.
- [31] ZHANG S J, HAN G D, SHEN J L, et al. Fault-tolerant Routing Algorithm of NoC Based on Buffer Reuse of Faulty Links [J]. Journal of Computer-Aided Design & Computer Graphics, 2014, 26(1): 131-137. (in Chinese)
张士鉴, 韩国栋, 沈剑良, 等. 基于故障链路缓存再利用的 NoC 容错路由算法[J]. 计算机辅助设计与图形学学报, 2014, 26(1): 131-137.

(上接第 304 页)

由图 6 可知,随着缓存容量的增加,缓存的命中率也随之增加;并且 Hybrid-MF 算法的缓存命中率与传统的 LRU 算法和 LFU 算法相比,在缓存容量不同的情况下,其缓存命中率均有一定的提升,针对复杂的用户种类拥有更优的性能。

结束语 本文研究了多应用系统中身份认证的优化问题,提出了认证中心集群化的架构优化方案;使用数据缓存技术和缓存替换算法方案,解决了大规模访问量下的高可用和高效问题。经过实验结果验证表明,改造后的认证系统提高了事务的响应时间,实现了高性能认证;在认证集群中共享认证信息,增加了系统的稳定性;针对复杂的用户种类,本文提出的 Hybrid-MF 算法保证了其在查询时拥有较好的缓存命中率。

参考文献

- [1] WANG Z R, LIU Z T, CAO Y. A Lightweight solution for cross-domain single sign-on [J]. Computer Applications and Software, 2013, 30(7): 268-270.
- [2] CHEN M. Research and Application of Heterogeneous Systems Integration Technologies in Education Systems [D]. South China University of Technology, 2016.
- [3] ZHAO V F. Design and implementation of the unified authentication platform based on CAS[J]. Journal of Yunnan University, 2013, 35(22): 165-168.
- [4] QI F S, TIAN C Y, WEI H. The Design of High Available Single Sign-On Server of Nginx-Based[J]. Applied Mechanics and Materials, 2013, 241-244: 2411-2416.
- [5] ZHU J, HU B, SHAO H, et al. Research of Lightweight Vector Geographic Data Management Based on Main Memory Database Redis[J]. Journal of Geo-Information Science, 2014, 16(2): 165-172.
- [6] XU F H, CHEN X, LONG D. New distributed multi-user single sign-on system model [J]. Application Research of Computers, 2012, 29(9): 3355-3357, 3364.
- [7] WANG Y N, WU H R, HUANG F. Optimization analysis and research of high concurrency Web application system performance[J]. Computer Engineering and Design, 2014, 35(8): 2976-2981.
- [8] REN C L, LI Z X, NIU X X, et al. Single Sign-On Model in Distributed Network [J]. Computer Systems & Applications, 2011, 4(2): 138-145.
- [9] BELLOVIN S M, MERRITT M. Limitation of Kerberos authentication system[J]. ACM Computer Communications Review, 1990, 20(5): 119-132.
- [10] LIU F, WANG Z, CAO H P, et al. Portal Single Sign-on Scheme Based on CAS[J]. Computer Systems & Applications, 2011, 20(6): 77-80, 102.
- [11] MEI H W, ZHANG M Q, LI T. Research of Website architecture with high load and high concurrency[J]. Computer & Network, 2009, 35(14): 54-57.
- [12] ZENG C Y, LI J X. Redis application in cache system [J]. Micro Computer & Its Applications, 2013, 32(12): 11-13.
- [13] BAO L H, HUANG Y F. Research on Architecture of High Concurrent Website and Its Solution [J]. Computer Science, 2012, 39(S2): 184-187.
- [14] ANDREW S. TANENBAUM. Modern operating systems[M]. USA: Pearson, 2007: 258-271.
- [15] WILLIAMS S, ABRAMS M, STANDRIDGE C R, et al. Removal policies in network caches for World-Wide Web documents [C]// Conference Proceedings on Applications, Technologies, Architectures, and Protocols for Computer Communications (SIGCOMM'96). New York: ACM, 1996: 293-305.
- [16] LIU L, XIONG X P. Least cache value replacement algorithm [J]. Journal of Computer Applications, 2013, 33(4): 1018-1022.
- [17] JIA L, ZHANG X Y. ACACRA: a Novel Cache Replacement Algorithm[J]. Journal of Chinese Computer Systems, 2011, 32(7): 1293-1297.