

基于排队论的 UM-BUS 总线性能建模与评估

张少楠^{1,3} 邱柯妮^{2,4} 张伟功^{2,3} 王 晶^{2,4} 郑佳欣¹ 白瑞英^{1,4} 朱晓燕^{1,3}

(首都师范大学信息工程学院 北京 100048)¹ (北京成像技术高精尖创新中心 北京 100048)²

(首都师范大学高可靠嵌入式系统技术北京市工程研究中心 北京 100048)³

(首都师范大学电子系统可靠性技术北京市重点实验室 北京 100048)⁴

摘要 UM-BUS 总线是一种具有动态容错能力和远程穿透式访问能力的高速串行总线,其性能模型对 UM-BUS 的综合评估和优化设计具有重要意义。针对 UM-BUS 总线系统,提出基于排队论的性能评估的模型,该模型定性描述了总线上不同节点之间的数据流关系、数据包到达节点的特征以及在节点处等待处理的特性;定量分析了不同数据包在总线信道传输的最大延迟、最小延迟以及平均延迟。在 MATLAB 平台上测试了数据包在总线上的等待时间和传输时间。实验结果可以帮助设计者快速分析总线在实际应用系统中的特性并对其进行优化配置,提高总线的使用效率。

关键词 UM-BUS 总线,排队论,性能建模,传输延迟

中图法分类号 TP336 文献标识码 A

Queuing Theory-guided Performance Evaluation on Reconfigurable High-speed Device Connected Bus

ZHANG Shao-nan^{1,3} QIU Ke-ni^{2,4} ZHANG Wei-gong^{2,3} WANG Jing^{2,4}

ZHENG Jia-xin¹ BAI Rui-ying^{1,4} ZHU Xiao-yan^{1,3}

(College of Information Engineering, Capital Normal University, Beijing 100048, China)¹

(Beijing Advanced Innovation Center for Imaging Technology, Beijing 100048, China)²

(Beijing Engineering Research Center of High Reliable Embedded System, Capital Normal University, Beijing 100048, China)³

(Beijing Key Laboratory of Electronic System Reliability and Prognostics, Capital Normal University, Beijing 100048, China)⁴

Abstract UM-BUS is a high-speed serial BUS which has the ability of dynamic fault-tolerance and remote access. It is essential to implement performance modeling in advance when making comprehensive evaluation and optimization design of the bus. Targeting this issue, a performance evaluation model was proposed based on queuing theory in this paper. On one hand, this model describes the dataflow relationship among different slave nodes and the characteristics of packets waiting and arriving time to slave nodes qualitatively. On the other hand, this model analyzes the maximum, minimum and average delay of the different packets in the lane transmission quantitatively. Testing on the MATLAB platform provides packet waiting time and transmission time on the bus. Experimental results can help designers to well understand the bus system features in practical applications, so they can carry out reconfigurations and improve the efficiency of UM-BUS.

Keywords UM-BUS, Queuing theory, Performance evaluation, Transmission delay

1 引言

随着高性能计算、SoC 等体系结构技术的进步与智能制造等诸多先进制造工艺的不断成熟,嵌入式系统下的电力电子技术日益向高频率、高速度、高频带和复杂化的方向发展。当今,电气、电子产品的数量越来越多,而系统却日益向小型化、一体化发展,在车载、航天航空、工业机器人以及物联网等通信系统设备中,实现系统互连的总线技术一直是系统设计中的关键环节。

针对嵌入式系统的发展和应用需求,首都师范大学高可靠嵌入式系统实验室研究并设计了一种具有动态容错能力和远程穿透能力的高速串行总线——UM-BUS 总线。该总线可为航天航空综合电子系统、汽车电子系统以及工业机器人提供一种高速、高可靠、低成本的互连方式。UM-BUS 基于 MLVDS(Multipoint low Voltage Differential Signaling)信号传输方式,采用如图 1 所示的总线型拓扑结构,其突出特点如下:

1)最多支持 30 个节点设备直接互连,不需要中继和路由器;

本文受北京市属高等学校创新团队建设与教师职业发展计划项目(IDHT20150507),北京市教育委员会科技计划一般项目(SQKM201710028016)资助。

张少楠(1989—),男,硕士生,主要研究方向为计算机科学与技术;邱柯妮(1978—),女,博士,副研究员,主要研究方向为计算机体系结构和新型存储器体系结构;张伟功(1967—),男,研究员,主要研究方向为计算机体系结构和高可靠嵌入式系统体系结构;王 晶(1982—),女,博士,讲师,主要研究方向为计算机体系结构和云计算体系结构;郑佳欣(1994—),女,主要研究方向为电子信息工程;白瑞英(1990—),女,硕士生,主要研究方向为计算机科学与技术;朱晓燕(1967—),女,高级工程师,主要研究方向为计算机体系结构和高可靠嵌入式系统体系结构。

- 2) 采用 $m(m \leq 32)$ 通道并发传输,通信速率最高可达到 6.4 Gbps;
- 3) 具有在线容错和动态重构能力;
- 4) 具有远程存储和访问能力,通信距离可达 40m;
- 5) 支持内部 IO 总线(背板总线)、外部扩展 IO 总线以及设备互连总线 3 种应用方式。

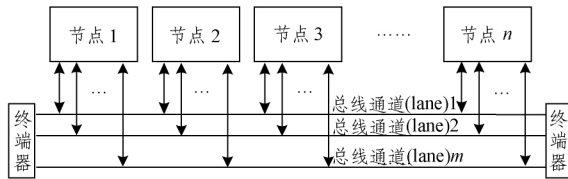


图 1 UM-BUS 总线的拓扑结构

在不同的应用系统下,UM-BUS 不仅可以用作设备与系统之间通信的数据总线,还可以用作传输音频信号、视频信号和电台信号等的射频总线。根据不同的应用环境,总线的传输特性呈现多样化。因此在设计前期对 UM-BUS 总线的传输性能进行定量评估具有重要的实际意义^[1-2]。

通常,评价总线性能的方法大致可以分为两类:测量方法和模型方法。与测量方法相比,模型方法不仅可以用于对已有的系统进行性能评价,而且还可以对尚未存在的系统性能进行预测,具有灵活性强、成本低、周期短等优点。模型方法又可分为模拟方法和分析方法两种。模拟方法是用程序动态地模拟一个系统或负载,从而得出模型的性能指标。分析方法则是应用数学理论方法来研究和描述性能与系统、负载之间的关系。选择有效的理论工具以及实用的辅助分析软件,是分析方法的关键环节^[3]。

UM-BUS 总线的传输性能对于不同应用系统至关重要。采用模拟方法直接基于硬件平台进行开发、修改以及测试等工作,不仅难度大、代价高,而且耗时多、效率低。本文依据 UM-BUS 总线上数据包的传输特征,先利用数学分析型模型对 UM-BUS 总线进行建模,然后在 MATLAB 环境中对该模型进行测试分析,该分析结果可为总线的结构及协议的进一步优化提供有益的参考^[8,13]。

具体而言,本文分析了 UM-BUS 总线上数据包传输的特性,提出了基于排队论的性能模型,通过改变数据包长度、节点数目、总线传输速率、总线使用率等参数来评估总线性能的延迟。本文的学术贡献主要表现在以下两个方面:

- 1) 基于排队论模型定性地描述了在总线上传输不同节点之间数据流的关系、数据包到达节点的特征、数据包在节点处的等待特性。

- 2) 在对总线的性能建模与评估的基础上定量分析了总线上不同数据包传输的最大延迟、最小延迟以及平均延迟。

本文提出的分析型模型对总线开发的前期验证工作提供了有力的理论依据,从而使其在功能完整性和性能高效性等方面都得到较好的保障。该模型可以快速察觉到总线在实际系统中的应用特性,并通过量化分析对其应用过程进行优化配置,为提高总线的使用效率提供有益的参考。

2 相关工作

当前对总线的仿真工作主要通过以下几种方法来实现。

(1) 测试总线仿真系统

该方法主要对总线的通信数据流进行实时采集、实时处

理、实时监控和记录,来分析总线和应用系统的性能参数,帮助用户快速察觉到总线系统设计中存在的问题。比如,屈敏^[8-9]的车载 CAN 总线网络系统测试与仿真分析就是研究其数据对 CAN 总线网络负载的影响,从而为车载网络系统设计与应用提供依据。相较其他的仿真方法,该方法主要对现有总线系统进行测试分析,以达到对该总线后期设计与开发提供理论指导的目的。

(2) 总线路由仿真

该方法主要针对采用路由转发的总线。可采用仿真技术对路由算法进行建模仿真,然后对路由算法的传输效率、可靠性及实时性等重要性能参数进行评估分析。比如,西安电子科技大学进行的自组织网络路由协议的仿真^[11],其在分析 DSR 路由协议丢包原因后,提出一种“二次不久策略”,然后通过仿真技术来验证分析。针对总线路由仿真方面的研究工作,Rahman M A 等人对移动自组网络的 3 种类型的路由协议(被动类型的 DYMO(Dynamic MANET On demand)路由协议、主动类型的 OLSR Routing (Optimized Link State)路由协议和混合类型的 ZRP(Zone Routing Protocol)路由协议)进行了仿真,并对这 3 个协议的性能参数进行了比较^[4]。

(3) 总线应用仿真研究

由于目前总线的真实应用环境越来越复杂,在现实情况下很难对真实环境下的总线进行应用设计和性能测试,因此可借助仿真技术来搭建一套仿真应用环境以模拟总线的真实应用场景。比如,首都师范大学等研究机构对 SpaceWire 总线应用于空间太阳望远镜(SST)项目的研究^[16],其通过半物理仿真技术,仿真开发了一个 SpaceWire 星载数据网络的演示与测试平台,并利用该平台探索及实现了 SpaceWire 接口的冗余容错管理机制。Robert A. Klar 等人通过仿真 SpaceWire 总线的某些应用系统,与其他(如 ATM、PCI 高速总线等)高速总线在系统设计中的复杂性和总线性能等方面进行了比较。

总体来说,这些仿真方法都需要硬件、软件的支持。比如,在对总线终端设备进行仿真时需要通过软件对总线通讯接口设备进行模拟仿真;测试总线的仿真系统时需要总线的通信数据流进行实时采集处理。因此,这些仿真方法对应用环境和软件或硬件的依赖比较大,而且开发周期长。若想在配置实际总线应用系统的前期从总体上对总线性能有一个大致了解,则必须寻找其他方法。

(4) 分析型模型仿真

Petri 网是一种图形化的建模工具,其主要思想是利用因果关系对并行系统进行描述。Petri 网对状态变化的实施规则使 Petri 网理论在网络系统建模及性能评价方面得到了很好的应用,比如对 CAN 总线的性能和建模^[8]。但是,Petri 网主要对设计方案仿真的可行性进行形式化验证,该方法不仅难以对实际应用系统进行建模,而且还需一定的硬件基础。

针对 UM-BUS 的需求分析,需要一个简便、清晰的可以描述总线具体传输性能的数学分析方法,本文选取排队论的方法来对 UM-BUS 的性能进行建模与评估。

3 排队论模型概述

排队论是指从排队接受服务的现象得到抽象的物理模型,进而建立数学模型的理论。它已在电话交换网、公路、铁路、航空运输、生产流水线过程等领域得到了广泛应用。

3.1 排队论的基本理论

图2描述了一个经典的排队模型,在一个排队系统中,顾客进入队列,按照某种规则次序接受服务。排队模型中的基本参数包括顾客进入队列的平均速率 λ 、服务器平均服务速率 μ 、顾客在队列中的平均等待时间 T_w 和服务器的平均服务时间 T_s 。 T_q 是 T_w 和 T_s 之和,表示一个顾客在整个排队系统中花费的平均时间。

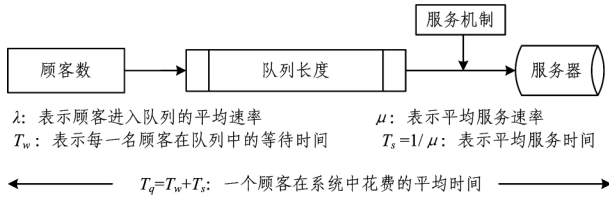


图2 排队系统及基本参数

一个排队系统包含3个主要组成部分:输入过程、服务规则和服务器。输入过程指顾客到达队列的规律,是零散的,还是成批的,或者按照某种间隔时间到达等。通常情况下,顾客到达的时间间隔是独立同分布的随机变量,在这种情况下认为是泊松分布。服务规则是指先来先服务或先后来后服务等情况。服务器参数主要描述服务器的数量(是一个服务器还是多个服务器),如果是多个服务器,描述是并联还是串联等。

在排队论中,一般用肯达尔表示法(Kendall's Notation)来描述排队系统,其完整的形式是A/S/C/K/D,各参数的意义如下。

- 1)A表示到达过程:该参数表示顾客是如何到达并接受服务的;
- 2)S表示服务时间:该参数表示顾客接受服务的时间;
- 3)C表示服务器数量:该参数表示一共有多少个服务器来为顾客服务;
- 4)K表示队列容量:该参数表示可以允许多少个顾客排队等待服务;
- 5)D表示服务规则:该参数表示服务器对顾客的服务方式。

通常用精简的肯达尔表示方法,即A/S/C。常见的表示有M/M/1,它表示顾客到达是泊松分布、服务时间是指数分布的单服务器模型。两个M说明顾客到达和服务时间都是马尔科夫的随机过程。

3.2 马尔科夫型单服务器模型

典型的马尔科夫型单服务器模型有M/G/1, M/M/1和M/D/1。在这几种模型中,顾客到达规律都是泊松过程,并且都是针对单服务器。M/G/1模型指服务时间是任意分布, M/M/1指服务时间服从负指数分布,是独立同分布的随机变量。M/D/1中的服务时间是常数。M/M/1和M/D/1是M/G/1模型的特例。

在这几种模型中,两个主要的输入参数是 λ 和 T_s ,其中 λ 表示顾客进入队列的平均速率, T_s 表示服务器的平均服务时间。还可以延伸出另外两个参数: μ 和 ρ 。 $\mu=1/T_s$,表示服务器平均服务速率; $\rho=\lambda/\mu$,表示服务器的平均利用率。

根据经典的M/M/1模型、波来克泽克-辛钦公式(Pollaczek-Khinchin (P-K) Formula)、Little公式,可以评估如下性能参数以及这些参数的标准差:

- 1) T_w :顾客平均排队等待时间;
- 2) T_q :顾客在系统中的平均停留时间;

- 3) w :等待服务的平均顾客数;
- 4) q :系统中的平均顾客数。

3.3 Little公式

在排队系统中, Little公式是一个很重要的定理。它的基本思想是在一个稳定的系统中,平均的顾客数等于顾客到达该系统的平均速率乘以顾客在该系统中花费的平均时间。该公式的思想如图3所示,当一个顾客到达时,他发现前面平均有 w 位顾客在排队,那当他离开队列去接受服务时,他的后面同样有 w 位顾客在排队等待。也就是说,在统计平衡状态下,顾客结束服务并退出服务状态时回头看到的平均队列长度 w 应该等于该顾客在排队等待过程中平均进入排队系统的顾客数 $\lambda \cdot T_w$ 。

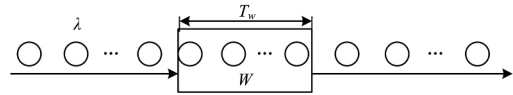


图3 基于Little公式的排队模型

Little公式的思想比较直接,但有很高的实用价值。利用Little公式的思想,可以通过式(1)、式(2)求出队列中的顾客数 w 和整个排队系统中的顾客数 q 。

$$w = \lambda T_w \tag{1}$$

$$q = \lambda T_q \tag{2}$$

4 UM-BUS总线排队模型

4.1 UM-BUS总线性能特征提取

在性能建模过程中,重点关注UM-BUS总线的以下主要性能特征。

- 1)UM-BUS总线基于MLVDS传输规范,支持多个设备直接互连。它即使有多条传输通道以及多个主控节点,但始终是一个单服务器的系统。
- 2)数据在总线的传输过程中,从节点向主节点发送数据的过程可以看作是泊松过程。从节点上发出的信息都可以看作是随机的独立事件,因此将数据包在总线上的传输特性看作泊松到达是一个合理的定位。

3)UM-BUS总线采用多路并发与并发通道互为冗余相结合的机制,因此认为总线传输的速率是可动态重构的。

4.2 UM-BUS总线模型

针对UM-BUS总线的建模目标,主要从定性研究和定量研究两方面进行讨论。

4.2.1 定性研究

定性研究主要从UM-BUS总线的应答机制和循环段来进行深入讨论。

基于对UM-BUS总线中命令应答机制的分析,首先提出了“循环段”的概念。循环段指应用程序在一次循环扫描期间所有从节点占用总线的时间。由于每次循环中传输数据量的大小、处理时间都不同,因此每个循环段的时间长度也是变化的。假设在UM-BUS总线系统中有 n 个从节点,如图4所示,应用程序每扫描一次所需要的时间可以看作是一个循环段。

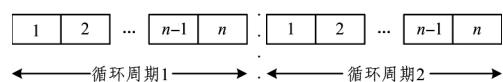


图4 循环段的概念

基于循环段的概念,可以得出总线上数据传输的过程是一个泊松过程,并且从节点传输数据的时间特性服从负指数分布。

4.2.2 定量研究

定量研究的主要目标集中在以下 4 个方面。

- 1) 总线上所有从节点的数据包均为短数据包的传输延迟。
- 2) 总线上只有一个从节点的数据包为长数据包,其它从节点均为短数据包的传输延迟。
- 3) 总线上所有从节点的数据包均为长数据包的传输延迟。
- 4) 总线上一部分从节点的数据包为短数据包,另一部分从节点为长数据包的传输延迟。

基于排队论定量分析 UM-BUS 总线性能的相关参数,其描述如表 1 所列。

表 1 实验参数描述

符号	定义
B	总线传输速率
P	从节点总数量
t	节点占用总线的平均时长
m_1	长数据包平均长度
m_s	短数据包长度
ρ	总线利用率
T_q	总等待时间
L	长数据包个数

4.3 边界值评估

在对 UM-BUS 总线的模型进行性能评估时,图 5 描述了 UM-BUS 总线排队模型及基本参数。分析其极限状态具有重要意义,因为它不仅能对总线在实际系统中的特性进行优化配置,而且在系统设计方面也具有指导作用。基于循环段的概念,针对以下 4 种情况,在 MATLAB 环境下进行了更加深入的性能评估,主要从以下两个方面的参数来评估总线的性能。

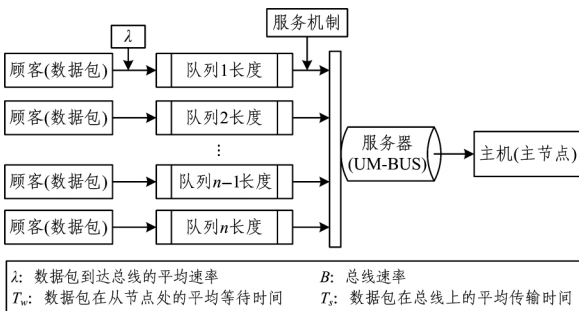


图 5 UM-BUS 总线排队模型及基本参数

1) 数据包在总线上接受的最大、最小以及平均服务时间 T_s^{ave} 。

2) 数据包在总线上的最大、最小以及平均延迟 T_q^{ave} 。

第一种情形下,在一个循环段内所有的从节点都只发送短数据包。根据 M/M/1 排队公式,可求得数据包平均延迟的下限值,其中上标 max, min 和 ave 分别表示最大、最小以及平均参数值。

$$T_s^{ave} = \bar{t} = \frac{m_s}{B} \quad (3)$$

$$T_q^{ave} = \frac{T_s^{ave} (2 - \rho)}{2(1 - \rho)} \quad (4)$$

由于大部分应用系统都存在需要发送长数据包的从节点,因此考虑第二种情形,在一个循环段内只有一个从节点发送长数据包,其它从节点都只发送短数据包。

$$T_s^{ave} = \frac{m_1^{min} + m_s}{\rho B} + \frac{(\rho - 1)m_s}{\rho B} = \frac{m_1^{min} + \rho m_s}{\rho B} \quad (5)$$

$$T_q^{ave} = \frac{T_s^{ave} (2 - \rho)}{2(1 - \rho)} \quad (6)$$

第三种情形下,在一个循环段内所有从节点都发最大的长数据包。

$$T_s^{ave} = \bar{t} = \frac{m_1^{max}}{B} \quad (7)$$

$$T_q^{ave} = \frac{T_s^{ave} (2 - \rho)}{2(1 - \rho)} \quad (8)$$

第四种情形下,在一个循环段内发长数据包的数量处于第二种和第三种情形之间,即一部分从节点发长数据包,另一部分从节点发短数据包。

$$T_s^{ave} = \bar{t} = \frac{Lm_1 + (\rho - L)m_s}{\rho B} \quad (9)$$

$$T_q^{ave} = \frac{T_s^{ave} (2 - \rho)}{2(1 - \rho)} \quad (10)$$

5 实验评估

5.1 实验设计

对总线进行综合评测之前,文中的主要工作是在运用排队论的思想对总线的传输特性进行定量描述的基础上,对总线在不同应用场景下的传输延迟进行定量分析,得出规律,进而对总线的进一步优化设计和综合测评起到指导性作用。

根据以上的实验目的,本次实验主要通过设定参数对总线传输延迟进行测评。考虑到对总线传输延迟的影响因素,设定了如表 1 所列的实验参数,依据对总线传输特性的分析,分为以下几种情况进行实验测评。

1) 总线上所有从节点发送的数据包均为短数据包时的传输延迟;

2) 总线上仅有一个从节点发送的数据包为长数据包,其它从节点发送的数据包均为短数据包时的传输延迟;

3) 总线上所有从节点发送的数据包均为长数据包时的传输延迟;

4) 总线上一部分从节点发送的数据包为短数据包,其余的节点发送的数据包为长数据包;

在实现中将以上 4 种情况分别称作第一种情况、第二种情况、第三种情况、第四种情况。

针对以上 4 种情况,分别在 MATLAB 软件平台上进行了模拟评估测试。

实验 1 对总线上所有从节点的数据包均为短数据包时的传输延迟进行评估。针对总线系统不同节点数量、不同总线速率、不同总线利用率等多种配置,设计了 600 个测试项,分析它们分别对总线性能的影响。

实验 2 对总线上所有从节点的数据包均为长数据包时的传输延迟进行评估。针对总线系统不同长短数据包倍数关系、不同总线速率、不同总线利用率、不同数据包长度等多种配置,设计了 3600 个测试项,分析它们分别对总线性能的影响。

实验 3 对总线上所有从节点的数据包一部分为长数据包、另一部分为短数据包时的传输延迟进行评估。针对总线

系统不同总节点数量、不同传输长包的从节点、不同总线速率、不同长短数据包的倍数关系、不同总线利用率、不同数据包长度等多种配置,设计了 216000 个测试项,分析它们分别对总线性能的影响。

5.2 实验结果

5.2.1 总线性能和总线利用率的关系

针对总线利用率的研究,通过改变 ρ 的值,数据包延迟呈现如下特点:随着总线利用率 ρ 的变大,数据包延迟也变大。由图 6 中的实验结果得出如下具体结论:

- 1) 针对第一种情况,所有从节点均传输短数据包,当总线利用率超过 0.97 时,总线延迟明显增大,总线性能急剧下降。
- 2) 针对第二种情况,只有一个从节点传输长数据包,当总线利用率超过 0.95 时,总线延迟明显增大,总线性能急剧下降。
- 3) 针对第三种情况,当所有从节点均传输长数据包且总线利用率超过 0.85 时,总线延迟明显增大,总线性能急剧下降。
- 4) 针对第四种情况,一部分从节点传输长数据包,当总线利用率超过 0.92 时,总线延迟明显增大,总线性能急剧下降。

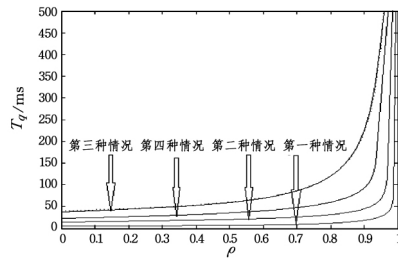


图 6 不同 UM-BUS 总线利用率 ρ 在 4 种情况下的总线性能

5.2.2 总线性能和总线速率的关系

针对总线速率的研究,通过改变总线速率 B 的值,总线延迟呈现如下特点:相同总线速率的传输过程中,如果总线中只有短包,则总线性能最好;当总线的传输中有长数据包时,总线的性能随着长数据包数量的增加而下降;另外,无论总线上传输的是长数据包还是短数据包,当总线速率达到 400Mbps 时,总线的性能都趋于平稳。根据图 7 可以得出如下具体结论:

- 1) 总线的传输过程中均为短数据包且当总线速率超过 400Mbps 时,数据包的传输延迟为 2ms。
- 2) 总线的传输过程中有一个节点为长数据包且当总线速率超 400Mbps 时,数据包的传输延迟为 10ms。
- 3) 总线的传输过程中所有节点都为长数据包且当总线速率超过 400Mbps 时,数据包的传输延迟为 100ms。

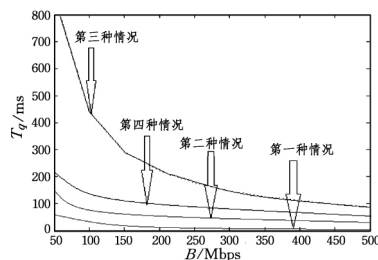


图 7 不同 UM-BUS 总线速率 B 在 4 种情况下的总线性能

5.2.3 总线性能和短数据包长度的关系

针对总线传输过程中长短数据包倍数 n 的研究,通过在

不同参数情况下长短数据包倍数关系的变化,根据图 8 可以得到数据包的传输延迟具有如下特征。

- 1) 当短数据包长度小于 64Byte 时,传输长数据包的从节点对总线的性能影响不是很显著。
- 2) 当短数据包长度大于 64Byte 时,传输长数据包的从节点对总线的性能影响越来越显著。

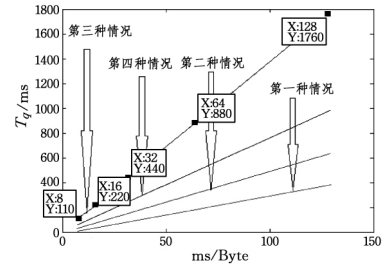


图 8 不同短数据包 ms 在 4 种情况下的总线性能

5.2.4 总线性能和传输长数据包的节点数量关系

总线的不同节点数量 P 在两种情况下的总线性能如图 9 所示。

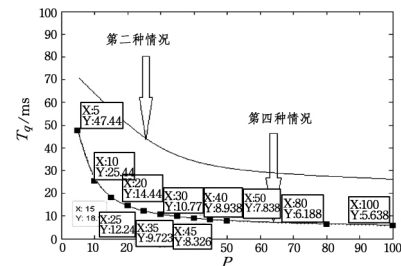


图 9 总线的不同节点数量 P 在两种情况下的总线性能

由图 9 可以看出,总线的从节点数量 P 的变化对总线性能的影响有如下特点:

- 第二种情况下,只有一个从节点传输长数据包,当从 1 个从节点传输长数据包而总节点总数小于 40 个时,随着从节点总数的增加,总线传输延迟减小,总线性能提升显著;当总线传输中从节点总数大于 40 个时,随着从节点总数的增加,总线传输延迟减小的幅度很小,总线性能趋于稳定。
- 第四种情况下,有部分从节点传输长数据包,而当总节点总数小于 30 个时,随着从节点总数的增加,总线传输延迟减小,总线性能提升显著;当总线传输中从节点总数大于 30 个时,随着从节点总数的增加,总线传输延迟减小的幅度很小,总线性能趋于稳定。

因此,传输长数据包的从节点对总线性能的影响远远大于从传输短数据包的节点数量对总线性能的影响。

5.3 实验结果分析

综上所述,可以得出以下几点规律。

- 1) 总线性能随着总线利用率的增加而降低。这是因为总线的利用率越高,在总线上传输的数据量就会越多,总线的延迟就可能会越高。
- 2) 总线性能随着总线速率的增加而增加。但是当带宽达到一定值时总线性能随着带宽的提升变化很小。在其他参数不变的情况下,总线速率从 50Mbps 增加到 200Mbps 时,总线延迟大大减小。当总线速率超过 400Mbps 时,变化越来越小。
- 3) 当短数据包长度和数量不变时,由图 8 可以得出,当短数据包的长度大于 50Bytes 时总线性能随着传输短数据包的

长度增加而显著下降。进而可以得出,随着短数据包长度的增加,数据包的传输延迟也显著增加,总线性能显著下降。

4)总线性能随着在总线上传输长数据包的节点数量占总节点数比例的减小而提升。从图 9 可以得出,在其他参数不变和长数据包数量一定的情况下,当从节点数量增加时数据包的传输延迟减小。

5)该模型在理论上与 UM-BUS 的特性十分匹配,在未来的工作中将在 UM-BUS 实际的应用平台上对其有效性进行进一步的验证。

结束语 UM-BUS 总线是一种具有动态容错能力和远程穿透能力的高速串行总线。基于排队论的理论提出了针对 UM-BUS 总线的性能建模与评估方法,该方法定性地描述了数据包在总线上的传输特征,定量地分析了数据包在总线上传输的最大延迟、最小延迟以及平均延迟。文中的工作为总线在实际系统中的应用提供了可靠的理论支持。

参 考 文 献

- [1] 王嘉佳. 动态可重构总线控制器的设计与实现[D]. 北京:首都师范大学,2012.
- [2] 张伟功,丁瑞,关永,等. 一种可动态重构的高速串行总线系统及控制方法:ZL200910180480.3[P]. 2009.
- [3] 王行仁. 建模与仿真技术的发展和应[J]. 机械制造与自动化, 2010,39(1):16-45.
- [4] 胡玥. 基于 ICD 的小卫星平台电子学仿真测试系统研究[D]. 北京:中国科学院空间科学与应用研究中心,2006.
- [5] 常同立. 空间对接动力学半物理仿真系统设计及试验研究[D]. 哈尔滨:哈尔滨工业大学,2007.
- [6] 刘延斌,金光. 半实物仿真技术的发展现状[J]. 光机电信息, 2003(1):27-32.
- [7] 李荣民,张朝明,王锴,等. 嵌入式系统和 CAN 总线技术的优越性以及应用[J]. 现代工业经济和信,2013(2):66-68.
- [8] 丁楠. 基于 PCI 总线的非标准并行通信总线仿真接口的研制[D]. 西安:西北工业大学,2007.
- [9] TI. MLVDS Signaling Rate Versus[R]. TI Application Report SLLA127. 2003.
- [10] CENA G. Evaluation of Ether CAT Distributed Clock Performance[J]. Industrial Informatics,2012,8(1):20-29.
- [11] DURANTE L,VALENZANO A. On the performance of the IEC61158fieldbus[J]. Computer Standards & Interfaces, 1999, 21(3):241-250.
- [12] HONG S H,KO S J. Analysis of real time data transmission in the DLLof IEC/ISA field bus[C] // Proceeding of ISIE' 98. 1998:694-699.
- [13] RAHMAN M A,ANWAR F,NAEEM J,et al. A simulation based performance comparison of routing protocol on Mobile Adhoc Network (proactive, reactive and hybrid)[C] // 2010 International Conference on Computer and Communication Engineering(ICCCE). 2010:1-5.
- [14] KLAR R A,BERTRAND A R. The Evolution of Space Wire: A Comparison to Established and Emerging Technologies[C] // The 3th International Space Wire Conference. 2010.
- [15] OTHMAN H F, AJI Y R, FAKREDDIN F T, et al. Controller Area Networks: Volution and Applications[C] // 2nd Information and Communication Technologies. 2006:3088-3093.
- [16] BLANC J P C. On the numerical inversion of busy period related transforms[J]. Operations Research Letters, 2002, 30(1): 33-42.

(上接第 474 页)

参 考 文 献

- [1] LEI J, THODOROS T, ALEX B, et al. Goal-Oriented Conceptual Database Design[C] // 15th IEEE International Requirements Engineering Conference. 2007.
- [2] SUSANNE P. Evolution of Entity-Relationship Modelling[J]. Data & Knowledge Engineering, 2006, 56(2): 122-138.
- [3] CHEN P P. The entity-relationship model: Toward a unified view of data[J]. ACM Trans. Database Syst., 1976, 1(1): 9-36.
- [4] 陈冰川,吴向军,王和勇,等. 基于数据源向图的数据项的表示与获取方法[J], 电子学报, 2012, 40(11): 2239-2246.
- [5] CODD E F. Further normalization of the data base relational model[M] // Rustin R, ed. Courant Institute Computer Science Symposia Series; Data Base Systems, Prentice-Hall, Englewood Cliffs, NJ, 1972.
- [6] CHEN P P. The entity-relationship model: Toward a unified view of data[J]. ACM Trans. Database Syst. 1976, 1(1): 9-36.
- [7] TEORY T J. A Logical Design Methodology for Relational Databases Using the Extended Entity-Relationship Model [J]. Computing Surveys, 1986, 18(2): 197-222.
- [8] DEY D, STOREY V C, BARRON T M. Improving Database Design Through the Analysis of Relationships[J]. ACM Transactions on Database Systems, 1999, 24(4): 453-486.
- [9] NOAH S A M, WILLAMS M. Intelligent Object Analyser For Conceptual Database Design Model[J]. Jurnal Teknologi, 2003, 39(D): 27-44.
- [10] STOREY V C, GOLDENSTEIN R C, ULLRICH H. Naive Semantics to Support Automated Database Design [J]. IEEE Transaction on Knowledge and Data Engineering, 2002, 14(1): 1-12.
- [11] LLOYD-WILLIAMS M, BEYNON-DAVIES P. Expert system for database design: a comparative review[J]. Artificial Intelligence Review, 1992, 6(3): 263-283.
- [12] 杨冬青,唐世渭. 数据库设计工具集 DBTOOLS 的设计[J]. 软件学报, 1993, 4(4): 26-31.
- [13] SONG I Y, KHARE R, DAI B. SAMSTAR: A Semi-Automated Lexical Method for Generating Star Schemas from an Entity-Relationship Diagram[C] // DOLAP 07. Lisbon, Portugal, November 2007.
- [14] LEI J, THODOROS T, ALEX B, et al. Incorporating Goal Analysis in Database Design: A Case Study from Biological Data Management[C] // the 14th IEEE International Requirements Engineering Conference. IEEE Computer Society, 2006: 196-204.