

准完全最大距离伪随机测试研究

邬晟峰 吴 悦 徐拾义

(上海大学计算机工程与科学学院 上海 200444)

摘 要 对超大规模集成电路进行随机测试的测试码之间的距离作了定量分析,在此基础上,改进了最大距离随机测试算法中测试码的生成方法,使得所生成的伪随机测试码集合同时达到最大海明距离与近似最大笛卡尔距离。因此每一个测试码可以尽可能多地独立检测到更多不重复的故障。进而提出了准完全最大距离测试新算法的思想和构建理论,并详细阐述了该算法的执行流程。在 ISCAS85 基准电路上进行的大量实验数据分析表明,本方法确实有效地提高了随机测试效率,降低了随机测试成本。

关键词 伪随机测试,海明距离,笛卡尔距离,最大距离测试,准完全最大距离测试

中图法分类号 TP306.2 **文献标识码** A

Study on Quasi-perfect Maximum Distance Pseudo Random Testing

WU Sheng-feng WU Yue XU Shi-yi

(School of Computer Engineering and Science, Shanghai University, Shanghai 200444, China)

Abstract This paper improved maximum distance random testing essentially based on quantitative analysis of the maximum distance between two test patterns in pseudorandom testing for VLSI. The test sequence generated by the proposed algorithm, called quasi-perfect maximum distance testing algorithm, can reach both maximum Hamming distance and quasi-maximum Cartesian distance so that each test pattern may detect as many different faults as possible. The idea of this algorithm for generating the new test sequence was described in detail. Experiment results on ISCAS' 85 benchmarks indicate that this approach can highly increase the efficiency of pseudo random testing.

Keywords Pseudo random testing, Hamming distance, Cartesian distance, Maximum distance testing, Quasi-perfect maximum distance testing

1 引言

1.1 研究背景

随着数字电路规模的急剧增大,确定型测试算法面临日益复杂的困境,难以在有限的时间和成本内完成预期的测试任务。伪随机测试作为一种无需待测电路内部信息的黑盒测试技术,避免在分析待测电路的结构上耗费大量时间和精力,已广泛用于不要求达到百分之百故障覆盖率(如只需达到 90%~95%)的实际工业测试中。

常见的所谓随机测试码生成方法有使用线性反馈移位寄存器^[1](LFSR, Linear Feedback Shift Registers)及细胞自动机^[2,3](CA, Cellular Automata)等;在给定种子和特征多项式或特征矩阵后可以在一个周期内生成一系列不重复的测试码。由于依据相同的种子与特征多项式,每次生成的测试序列必定相同。因此,实际上就是利用了普通的伪随机测试^[4]的思想。研究表明^[5,6],在以相同故障覆盖率为目标条件下,伪随机测试相比完全随机测试更为高效。在后文中随机测试将泛指伪随机测试及完全随机测试。一般而言,随机测试生成的测试码中每一位“0”或“1”的出现具有相同的概率,

且随机生成时既不关心待测电路的内部信息,也不可能利用前面已经生成的测试信息来选取新的有效测试码。

影响随机测试效率的另一个主要问题是随机生成的多个不同测试码,可能仅检测到相同的故障,使得无效测试码的数量大大增加,因此为了达到与确定性测试法接近甚至相同的故障覆盖率,有可能需要 10 倍于或更多确定型故障测试算法所生成的测试码和测试时间^[7,8]。鉴于上述的重大缺陷,Pradhan 等人^[9,10]引入伽罗华域(Galois Field)的概念,改进 LFSR 的生成方法,使得该方法生成的任意两个测试码之间的海明距离至少达到 2。经长期研究^[11-13],本文提出同时引入海明距离和笛卡尔距离的概念构造随机测试序列。研究表明在一个随机测试生成的测试码集合中,测试码间海明距离越大,其覆盖到不同故障的概率就越高。本文在原有关于测试码间距离定义的基础上,进一步提出了新的距离概念,以提高随机测试的效率。以下将介绍有关测试码间距离的基本定义和相关背景。

1.2 研究背景和存在的问题

首先引入本文所需的定义和研究背景^[11-13]:

定义 1 海明距离(HD, Hamming Distance),指两个二

到稿日期:2013-09-17 返修日期:2013-11-21 本文受国家自然科学基金项目(61076123)资助。

邬晟峰(1983—),男,硕士生,主要研究领域为容错计算、故障测试, E-mail: wsfsprint@gmail.com; 吴悦(1960—),女,博士,教授,博士生导师,主要研究领域为并行算法与数值模拟; 徐拾义(1941—),男,教授,博士生导师, CCF 高级会员,主要研究领域为容错计算、软硬件测试。

进制测试码之间不同位的个数。

对两个 n 位测试码 $A = \{a_1, a_2, \dots, a_{n-1}, a_n\}$ 和 $B = \{b_1, b_2, \dots, b_{n-1}, b_n\}$, 有

$$HD(A, B) = (a_1 - b_1)^2 + (a_2 - b_2)^2 + \dots + (a_n - b_n)^2$$

定义 2 总海明距离 (THD, Total Hamming Distance), 指一个二进制测试码 t_i 与其前 $i-1$ 个测试码的海明距离的总和。

定义 3 笛卡尔距离 (CD, Cartesian Distance), 对两个 n 位测试码 $A = \{a_1, a_2, \dots, a_{n-1}, a_n\}$ 和 $B = \{b_1, b_2, \dots, b_{n-1}, b_n\}$, 有

$$CD(A, B) = \sqrt{(a_1 - b_1)^2 + (a_2 - b_2)^2 + \dots + (a_n - b_n)^2}$$

由于两个测试码是二进制的, 因此实际上也可以写作

$$CD(A, B) = \sqrt{HD(A, B)}$$

定义 4 总笛卡尔距离 (TCD, Total Cartesian Distance), 指一个二进制测试码 t_i 与其前 $i-1$ 个测试码的笛卡尔距离的总和。

$$TCD(t_i) = \sum_{j=1}^{i-1} CD(t_j, t_i)$$

定义 5 最大总海明距离测试序列 (MTHDTS, Maximum Total Hamming Distance Test Sequence) 指任一测试码 t_i 与其前的 $i-1$ 个测试码 $t_1, t_2, \dots, t_{i-1}$ 取得最大的海明距离总和的测试码集合。因测试码的生成与次序有关, 故以下也称为测试序列。

定义 6 最大总笛卡尔距离测试序列 (MTCDDTS, Maximum Total Cartesian Distance Test Sequence) 指任一测试码 t_i 与其前的 $i-1$ 个测试码 $t_1, t_2, \dots, t_{i-1}$ 取得最大的笛卡尔距离总和的测试序列。

大量实验和研究成果^[11-13]表明, 对于随机测试而言, 如果每一个测试码都可以与之前已生成的测试码之间距离尽可能大, 则同样数量的测试码检测到更多故障的概率将会提高。基于以上距离定义构造的随机测试序列, 可以使其同时满足最大总海明距离与最大总笛卡尔距离之和。两者结合便可以构成一个基于最大距离的随机测试序列, 即本文的研究目标。

定义 7 完全最大距离测试序列 (PMDTS, Perfect Maximum Distance Test Sequence), 指同时满足最大总海明距离和最大总笛卡尔距离的测试序列, 其中任意偶数下标的测试码符合 MTHDTS 与 MTCDDTS 的规则, 而任意奇数下标的测试码符合 MTCDDTS 规则。

图 1 为完全最大距离测试序列示意图。

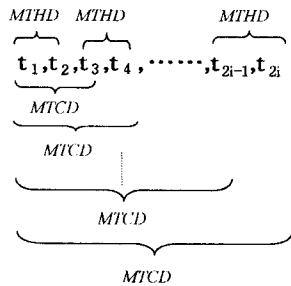


图 1 完全最大距离测试序列示意图

考察一个长度为 4 位的完全最大距离测试序列, 并结合图 1 说明以上定义。

$$\begin{aligned} t_1 & 0000 \\ t_2 & 1111 \end{aligned}$$

$$\begin{aligned} t_3 & 1010 \\ t_4 & 0101 \\ t_5 & 1100 \\ t_6 & 0011 \end{aligned}$$

在该测试序列中任意偶数下标的测试码如 t_2 或 t_4 , 与其前一个测试码 t_1 或 t_3 的海明距离都达到最大值, 即, $HD(t_1, t_2) = HD(t_3, t_4) = 4$ 。因此任意偶数下标的测试码 $t_i (i=1, 2, \dots, 6)$ 与其之前所有 $i-1$ 个测试码所组成的子测试序列构成 MTHDTS。而任一奇数下标的测试码如 t_3 , 有

$$TCD(t_3) = CD(t_1, t_3) + CD(t_2, t_3) = 2\sqrt{2}$$

易知其取得了最大的笛卡尔距离总和, 即构成了 MTCDDTS。与之类似 (并在下文定理 2 作出了证明), 任意偶数下标的测试码与其前所有测试码所构成的子测试序列也构成 MTCDDTS。

从理论上说, 使用由定义 7 组成的 PMDTS 可以大大地提高随机测试的效率。不过在实际应用中由于其构造算法复杂度相当高, 在对 VLSI 电路的实际测试中难以在有限时间内实现, 或至少是事倍功半的。为了达到降低测试算法复杂度的目的, 一般采用构造一种近似完全最大距离的测试序列来替代它。

在已有的研究成果中^[13], 已经提出了使用生成矩阵来获得近似完全最大距离的测试序列: 通过特定的生成多项式获得生成矩阵用以生成所有奇数下标的测试码, 使所生成的测试序列两两之间海明距离皆大于某个阈值, 最后以取反码形式生成偶数下标的测试码, 以获得完整测试序列, 这在实验中获得很好的效果。然而该方法仅考虑了测试序列中任意两个奇数下标的测试码之间的海明距离大于某个阈值, 却并不能保证其在包括偶数下标的测试码组成完整测试序列之后仍然可以达到最大总笛卡尔距离之和。以位数为 $n=15$ 的测试码为例, 假设规定任意两个奇数下标的测试码间距离不小于 8, 已知 A 及其反码 $\bar{A}$ 为已经选定的一对测试码, 前者为奇数下标, 后者为偶数下标。根据假设两者的海明距离为 $HD(A, \bar{A}) = 15$ 。令 B 和 C 为两个新的待选测试码, 且 $HD(A, B) = 7 < 8$, $HD(A, C) = 14 > 8$, 根据生成矩阵仅按照海明距离选取测试码的规则, 将会淘汰 B 而选取 C 作为新的测试码。但是, 若进而考虑到笛卡尔距离之和, 则两者的笛卡尔距离和分别为:

$$TCD(B) = \sqrt{7} + \sqrt{8} = 5.47$$

$$TCD(C) = \sqrt{1} + \sqrt{14} = 4.74$$

显然, 虽然 C 与 A 的海明距离 $HD(A, C) = 14$ 远大于 B 与 A 的海明距离 $HD(A, B) = 7$, 但是在综合考虑它们分别与 $\bar{A}$ 和 A 的笛卡尔距离和时, 则实际选取 B 将更符合最大距离的原则。基于以上原因, 生成矩阵方法在某些情况下并不能将测试码间最小笛卡尔距离限制在设定的阈值之上, 无法有效淘汰总笛卡尔距离较小的待选码, 从而不能达到获得近似最大距离测试序列的目的。另外, 每个生成多项式只能对应一个固定的生成矩阵, 这使得生成的测试序列的随机性不足; 而当测试码位数较多时, 设计符合要求的生成多项式也往往需要花费很多时间。为解决这些问题, 在下文引入了一种新的优化距离的测试序列生成方法, 以达到既能在可接受时间内自动生成随机测试序列, 又能使所得测试码尽可能达到最大距离的预期目标。

2 准完全最大距离测试序列及其生成方法

由上可知,只要满足定义 7 的序列即成为 PMDTS。然而,该定义过于苛刻的条件使得在具体生成测试码时所需的时间复杂度甚至会超过确定型故障测试生成算法的复杂度,这是因为虽然实现最大海明距离比较简单,但实现最大笛卡尔距离之和却十分困难。因此,本节将提出一种既可降低生成测试序列的复杂度和测试时间又可达到尽可能接近完全最大距离测试序列要求的新方法,即每对测试码之间保证达到最大海明距离,而对与对之间达到准最大笛卡尔距离和,实现所谓准完全最大距离测试序列(QPMDTS, Quasi-Perfect Maximum Distance Test Sequence)的生成方法,以获得更高的测试效率和故障覆盖率,同时又可适用于实际应用。

2.1 QPMDTS 原理及生成方法

假设最终目标为构建 $2m$ 个 n 位的测试码,令其中任一个偶数下标测试码 t_{2i} ($1 \leq i \leq m$) 皆为前一个奇数下标测试码 t_{2i-1} ($1 \leq i \leq m$) 的反码。即,对于任一对 n 位测试码 t_{2i-1} 和 t_{2i} 来说, t_{2i} 必定取为 t_{2i-1} 的反码,使每对测试码之间的海明距离达到最大,而对每一个奇数下标测试码的选取来说,使其与之前已选定的所有测试码之间的笛卡尔距离总和尽可能大,就成为本方法的关键。现假设测试序列已经部分生成并得到 $2i$ 个测试码 $t_1 \sim t_{2i}$,下一步将讨论如何选取新的奇数下标测试码 t_{2i+1} ,使得它与之前的所有 $2i$ 个测试码的笛卡尔距离总和达到或接近最大值,并以此最终实现 QPMDTS 的生成算法。引理 1 将说明该算法选取奇数下标测试码的基本思想和策略。

以下使用符号 $[n/2]$,表示取最接近 $n/2$ 的整数。

引理 1 令 A 和 $\bar{A}$ 为一对已经选定的 n 位测试码, B 为任意待选的 n 位测试码,若 B 满足: $HD(A, B) = [n/2]$ 或者 $HD(\bar{A}, B) = [n/2]$ 中之一,则 B 分别与 A 和 $\bar{A}$ 两者之间的笛卡尔距离和,即 $CD(A, B) + CD(\bar{A}, B)$ 必定达到最大值。

证明:因为 A 和 $\bar{A}$ 为互为取反的测试码,故两者的海明距离为 $HD(\bar{A}, A) = n$ (不失一般性,为方便起见,先令 n 为偶数);设 x ($1 \leq x < n$) 为一正整数,则待选测试码 B 与 A 和 $\bar{A}$ 两者之海明距离可以分别表示为 $HD(A, B) = x$ 和 $HD(\bar{A}, B) = n - x$;待选码 B 与 A 和 $\bar{A}$ 两者之笛卡尔距离可以分别表示为 $CD(A, B) = \sqrt{x}$ 和 $CD(\bar{A}, B) = \sqrt{n-x}$ 。

根据函数取最大值的定义,上述两个笛卡尔距离和可以达到最大值的基本条件为函数 $y = \sqrt{x} + \sqrt{n-x}$ 对变量 x 的导数为 0;

$$\text{即, } \frac{dy}{dx} = \frac{d(\sqrt{x} + \sqrt{n-x})}{dx} = 0$$

$$\text{解此方程,可以得到 } \frac{1}{2\sqrt{x}} - \frac{1}{2\sqrt{n-x}} = 0$$

进一步解此方程,得到结果为 $x = n/2$ 。

若 n 为一任意正整数(即可以为奇数或偶数),则方程的结果可以表示为 $x = [n/2]$ 。证毕。

从引理 1 可知,设 $u \in U$ 为任一个可选测试码(U 为所有 2^n 个可选测试码的集合),若在 U 中任取一个测试码 B ,使得 $HD(A, B) = [n/2]$ 时,则 B 与 A 和 $\bar{A}$ 之间的笛卡尔距离和可以达到最大值,即

$$CD(A, B) + CD(\bar{A}, B) = \max_{u \in U} \{CD(A, u) + CD(\bar{A}, u)\}$$

因此,在每次选取奇数下标的测试码时,若前面所有已选测试码的海明距离都恰好达到 $[n/2]$,则该测试码与所有已选测试码的笛卡尔距离之和可以达到最大值。但在实际应用中,未必一定能选到具有这种理想距离的测试码。于是,根据最大似然法则,本文提出可以选取与前者海明距离最接近 $[n/2]$ 的码作为新测试码的思想。尽管所选之码未必达到最大笛卡尔距离,但是可以获取尽可能大的笛卡尔距离。这就是本文提出关于生成准完全最大距离测试序列的基本原理。

根据上述引理,可以直接得到以下的推论来说明可以选取准完全最大距离测试码的基本思想。

推论 1 设 A 及 $\bar{A}$ 为一对已经选定的 n 位测试码, B 和 C 为任意两个待选的测试码,若 B 和 C 满足以下条件之一:

$$HD(A, B) < HD(A, C) \leq [n/2]$$

$$HD(\bar{A}, B) < HD(\bar{A}, C) \leq [n/2]$$

则可以得到:

$$CD(A, B) + CD(\bar{A}, B) < CD(A, C) + CD(\bar{A}, C)$$

推论 1 意味着即使不能获得最大笛卡尔距离,在选取新的测试码时,应该选取同以前已有测试码的海明距离越接近 $[n/2]$ 的越好,以获得尽可能大的笛卡尔距离之和。于是提出以下定理。

定理 1 设已选定 $2k$ 个测试码,其中任意 t_{2i} 为 t_{2i-1} 的反码 ($1 \leq i \leq k$),对于待选码 t_{2k+1} ,若有

$$HD(t_1, t_{2k+1}) = HD(t_3, t_{2k+1}) = \dots = HD(t_{2k-1}, t_{2k+1}) = [n/2]$$

则其总笛卡尔距离之和 $TCD(t_{2k+1})$ 达到最大值。

证明:使用归纳法证明如下:

显然,当 $k=1$ 时定理成立,即,当只有一对已知测试码 t_1 和 t_2 时,根据引理 1 及推论 1,当 t_3 与 t_1 海明距离为 $[n/2]$ 时,则其与 t_1 和 t_2 的笛卡尔距离和可以达到最大。

假设 $k=j$ 时定理成立,求证, $k=j+1$ 时的情况。

由假设可知 $TCD(t_{2j+1})$ 达到最大值。而根据引理 1 之结论,当 $HD(t_{2j+1}, t_{2j+3}) = [n/2]$ 时, $CD(t_{2j+1}, t_{2j+3}) + CD(t_{2j+2}, t_{2j+3})$ 可取得最大值,因此 t_{2j+3} 与之前的 $2j+2$ 个测试码的笛卡尔距离总和也可达到最大,故,当 $k=j+1$ 时定理也成立。证毕。

事实上,由于所有偶数下标测试码定义为奇数下标测试码的反码,当奇数下标测试码取得完全或准最大笛卡尔距离和时,相应的偶数下标测试码也同样能够取得完全或准最大笛卡尔距离和。因此提出如下定理。

定理 2 假设已有 $2k$ 个测试码,其中任意测试码 t_{2i} 是 t_{2i-1} 的反码 ($1 \leq i \leq k$),若任意 t_{2i-1} 与之前的 $2i-2$ 个测试码取得最大总笛卡尔距离和,则 t_{2i} 与之前的 $2i-1$ 个测试码也取得最大总笛卡尔距离和。

证明:设 t_{2i-1} 与之前的任意奇数下标测试码 A 及相应的偶数下标测试码,即其反码 $\bar{A}$ 的海明距离为 $HD(A, t_{2i-1}) = x$ 和 $HD(\bar{A}, t_{2i-1}) = n - x$,已知 $\sqrt{x} + \sqrt{n-x}$ 是最大的笛卡尔距离之和。

则,由 t_{2i} 为 t_{2i-1} 的反码可知,

$$HD(A, t_{2i}) = n - HD(A, t_{2i-1}) = n - x$$

$$\text{且 } HD(\bar{A}, t_{2i}) = n - HD(\bar{A}, t_{2i-1}) = n - (n - x) = x$$

即 $CD(A, t_{2i}) + CD(\bar{A}, t_{2i}) = \sqrt{n-x} + \sqrt{x}$ 也取得了最大的笛卡尔距离之和, 根据引理 1 及定理 1, 可知 t_{2i} 与 $t_1, t_2, \dots, t_{2i-3}, t_{2i-2}$ 取得了最大笛卡尔距离之和。另, $CD(t_{2i-1}, t_{2i}) = \sqrt{n}$ 是 n 位测试码可以取得的最大笛卡尔距离, 因此 t_{2i} 与 $t_1, t_2, \dots, t_{2i-2}, t_{2i-1}$ 可取得最大总笛卡尔距离之和。证毕。

为便于阐述, 现仅以基准电路 C17($n=5$) 为例, 说明其基本原理。假设以 $t_1 = 00000$ 作为起始码, $\lceil n/2 \rceil$ 取偶数即为 2。将 t_1 取反得到 $t_2 = 11111$; 任取一个与 00000 之海明距离为 2 的测试码为 $t_3 = 11000$; 将 t_3 取反得到 $t_4 = 00111$; 再选取与 t_1, t_3 的海明距离皆为 2 的 10100 作为 t_5 ; 依此类推, 可以得到表 1 所列的测试序列。可知这 10 个测试码在奇数下标测试码上取得了最大的总笛卡尔距离和, 而在偶数下标测试码上也取得了最大总海明距离与最大总笛卡尔距离和, 由此, 就可以构造出一个完全最大距离测试序列 PMDTS。由于 n 的值与测试码总数偏小, 使用 QPMDTS 算法仍可获得 PMDTS。

表 1 一个 5 位完全最大距离测试序列例子

编号	测试码	总海明距离	总笛卡尔距离
1	00000	—	—
2	11111	5	2.236
3	11000	5	3.146
4	00111	10	5.382
5	10100	10	6.293
6	01011	15	8.529
7	10010	15	9.439
8	01101	20	11.675
9	10001	20	12.585
10	01110	25	14.821

2.2 QPMDTS 生成算法的实现

在实际应用中定理 2 又可以进一步推广: 当待选码 B 与 A 的海明距离 σ 为最接近 $\lceil n/2 \rceil$ 的偶数时, B 与 A 和 $\bar{A}$ 的笛卡尔距离之和仍然可以最大, 其中 $n \neq 4k+2$ ($k, n \in \mathbb{N}, \mathbb{N}$ 为自然数, 下同)。这一思想可以由以下的定理 3 得到证明。

定理 3 已知一对 n 位测试码 A 和 $\bar{A}$, B 为任意 n 位测试码, 其中 $n \neq 4k+2$ ($k, n \in \mathbb{N}$), 且 $HD(A, B) = \lceil n/2 \rceil$, 若 $\lceil n/2 \rceil$ 只取偶数, 则 $CD(A, B) + CD(\bar{A}, B)$ 仍可以达到最大值。

证明: 假设 $HD(A, B) = x$, $HD(\bar{A}, B) = y$, 以 $odd(x)$ 或 $even(x)$ 分别表示 x 取最接近 $n/2$ 的奇数或偶数, 即 $odd(x) = \lceil n/2 \rceil$ 且 $odd(x) \bmod 2 = 1$, $even(x) = \lceil n/2 \rceil$ 且 $even(x) \bmod 2 = 0$ 。

当 n 为偶数且 $n \neq 4k+2$ ($k, n \in \mathbb{N}$) 时, $n/2$ 必为偶数。

当 n 为奇数时, 只可能出现 $odd(x) + even(y) = n$ 或 $even(x) + odd(y) = n$ 两种情况, 而由引理 1 可知, 这两种情况都可以保证得到最大笛卡尔距离之和, 因此, 在只取其中 $even(x) + odd(y) = n$ 的情况下, 仍可保证笛卡尔距离之和为最大。证毕。

根据定理 3, 在构造算法中, 令任意两个奇数下标的测试码间海明距离 σ 为偶数, 不会影响最终结果; 在表 1 例子中, 由于 $n=5$, 可知最佳海明距离为 2 或 3, 实际任意待选码与 t_{2i-1} 距离为 2, 必与 t_{2i} 距离为 3, 使最终笛卡尔距离之和为 $\sqrt{2} + \sqrt{3}$, 反之亦然。这样就可以在寻找下一个测试码时, 只针对 t_{2i-1} ($1 \leq i \leq m$) 寻找距离为偶数的作为待选码。

对于特殊情况, 即, 当 $n = 4k+2$, $n/2 = 2k+1$ 必为奇数

时, 可以 $n=6$ 为例加以说明: 令 $t_1 = 000000$, $t_3 = 111000$, 此时若 t_5 与 t_1 距离为 $n/2=3$, 则其必由 3 个“1”和 3 个“0”组成, 易知在所有 C_6^3 个符合该条件的测试码中任一个都无法与 t_3 获得距离 3, 与 000000 和 111000 构成理想 MTCD 的下一个测试码必定与其中一个码的海明距离为 2 或 4。因此, 当 $n=4k+2$ ($k, n \in \mathbb{N}$), 可以将 σ 取值为 $2k$, 则认为所得测试集仍可视作近似的最大距离。另外, 值得注意的是, 实际结果表明, 完全符合 $\sigma = \lceil n/2 \rceil$ 的测试序列总长度将非常小, 很可能无法满足随机测试码个数的需求。当待选码集合中不再存在符合与所有已有测试码之间互为 $\sigma = \lceil n/2 \rceil$ 距离的待选码时, 应放宽寻找范围, 令寻找范围 $range = \sigma \pm 2$, 以获得更长的测试序列。

如前文所述, 在实际应用中当电路输入端 n 的位数增大时, 算法的复杂度也随之增高, 要生成完全最大距离测试序列是不现实的。但是, 根据上述定理, 可以保证达到 QPMDTS 的目标。一般来说, 在具体实施时, 可以全“0”为初始种子, 令最佳海明距离 $\sigma = \lceil n/2 \rceil$ 并为偶数, 并把测试码的选取视为将 σ 个“1”插入 n 个位置的问题。而每交换一对“0”与“1”的位置, 便产生海明距离为 2 的变化(这也是前面提到的 σ 取偶数的原因)。这样就将寻找最大总笛卡尔距离和的方法转化为寻找所有两两互有 $\sigma/2$ 个“1”不同位置(除 t_1 全“0”外)的随机排列问题。使用随机算法寻找符合条件的测试码加入结果测试集, 如此每次运行算法都将产生完全不同的结果, 达到了一定的随机性。由于以全“0”为种子产生的所有测试码存在着“0”与“1”的位数几乎相等的情况, 因此在最后需要将测试集与实际指定的种子做异或处理, 以获得以该种子生成的最终结果测试序列。表 2 将本文方法与文献[13]中使用相同种子(100000010001011)生成 15 位奇数下标测试码的生成矩阵进行了对比。从数据结果可见本文方法明显优于生成矩阵算法, 事实上若将偶数下标测试码也计入结果后, 两者差距将更为明显, 限于篇幅此处不再列举。

表 2 总笛卡尔距离和比较

QPMDTS	TCD	生成矩阵	TCD
100000010001011	—	100000010001011	—
110011101011010	2.828	010000011001110	2.236
000111001100011	5.657	001000001100111	5.095
010110110111001	8.485	000100010111000	8.095
101100001111000	11.314	000010001011100	10.160
001010101001101	14.142	000001000101110	11.821
011000100100010	16.971	000000100010111	15.059

基于以上理论, 本文设计了如下的准完全最大距离随机测试 QPMDTS 的生成算法实施流程。假设算法目标是生成一个测试码个数为 $2m$ 的序列(图 2 为本生成算法流程图)。
步骤 1 建立符合近似 MTCD 的包含所有(最终完整测试序列中)奇数下标测试码的测试序列 α 。

步骤 1.1 以全“0”为初始种子 t_1 , 计算最佳距离偶数 σ , 即具有 σ 个“1”的任意测试码与全“0”和全“1”的笛卡尔距离之和为最大。当 $n \neq 4k+2$ ($k, n \in \mathbb{N}$) 时, $\sigma = \lceil n/2 \rceil$ (取偶数); 当 $n = 4k+2$ ($k, n \in \mathbb{N}$), $\sigma = 2k$ 。令初始寻找范围 $range = \sigma$ 。

步骤 1.2 使用随机算法根据记录表移动 $\sigma/2$ 个“1”的位置, 挑选任一与已有测试码 $t_1, t_3, \dots, t_{2i-1}$ ($1 \leq i \leq m$) 两两海明距离皆符合 $range$ 范围的作为 t_{2i+1} 。

步骤 1.3 重复步骤 1.2,直至获得测试序列长度达到目标长度的一半 m 。或若步骤 1.2 的随机算法失败,并达到指定失败次数上限,则 $range = range \pm 2$,放宽寻找范围,继续步骤 1.2。

步骤 2 将已有测试码全部取反,作为偶数下标的测试码,以符合 MTHD,这样就获得了以全“0”为种子的 QPMDTS:测试序列 β 。

步骤 3 将任意指定的种子与测试序列 β 异或,获得最终结果 QPMDTS:测试序列 γ 。

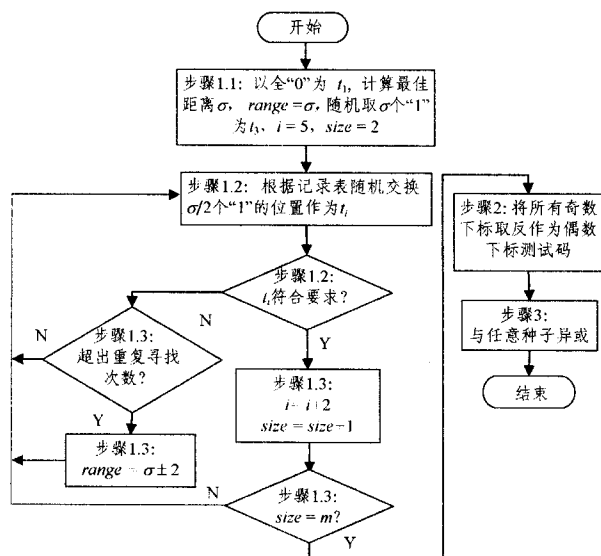


图 2 QPMDTS生成算法流程图

3 实验及数据

由上文算法生成的测试序列 QPMDTS 在本节中与 LFSR^[1]和 CA^[2,3]两种流行的随机测试生成方法做比较,以证明该算法提高故障覆盖率的实际有效性。本文所指故障覆盖率(FC, Fault Coverage)为随机测试序列所检测到的固定故障占待测电路所有可能固定故障总数的百分比。仿真实验平台环境如下:实验电路为 ISCAS'85 基准电路,测试工具为 HOPE^[14]。实验规则为:随机取 10 个测试码作为种子分别对 3 种算法进行 10 次测试,并取平均值以保证实验数据公平合理,每一次测试各算法使用的随机种子相同。图 3—图 5 分别为 3 种算法在 C499、C880 和 C1908 基准电路中的实验结果。以图 5 的 C1908 实验结果为例,可以发现本文算法产生的测试序列的故障覆盖率是 3 种随机方法中结果最好的,在测试码数为 50、100 和 500 时,QPMDTS 的故障覆盖率已经分别达到了 74.933%、79.297%和 90.154%,而 LFSR 在相应的测试码长度,仅有 58.548%、61.316%和 82.563%的故障覆盖率。

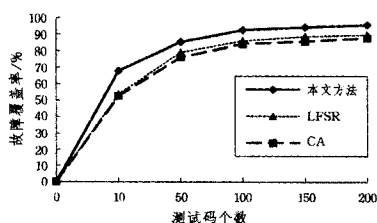


图 3 不同随机测试法对 C499 固定故障的覆盖率

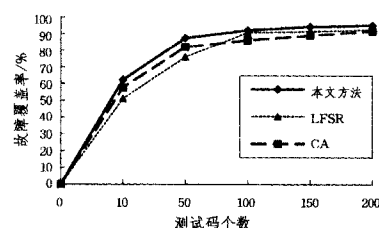


图 4 不同随机测试法对 C880 固定故障的覆盖率

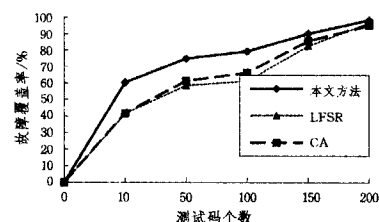


图 5 不同随机测试法对 C1908 固定故障的覆盖率

另一方面,在达到 90%故障覆盖率时 QPMDTS 所需的测试码数量为 489 个,仅占 LFSR 835 个测试码的 58.6%。实验结果说明 QPMDTS 可以有效提高随机测试的测试效率,提升故障覆盖曲线,比传统方法更快速达到期望的故障覆盖率,在不同的期望覆盖率均能大大减少所需测试长度。其余电路实验中也能观察到类似结果。

表 3 列出了 7 个典型的基准电路使用 3 种不同测试算法分别要求达到 95%故障覆盖率时所需的测试码数量。本文方法在各基准电路上的实验结果都较 LFSR 及 CA 更为高效,而这种优势在初级输入端数量增大,测试难度提高时尤为明显。

表 3 95%故障覆盖率平均测试码数量对比

基准电路	初级输入端数	固定故障数	LFSR	CA	QPMDTS 本文方法
C499	41	758	428	492	155
C880	60	942	493	395	191
C1355	41	1574	656	601	401
C1908	33	1879	1518	1659	811
C3540	50	3428	3057	3435	1605
C5315	178	5350	175	168	123
C7552	207	7550	87636	87401	15549

以表 3 中具有 60 个初级输入端的 C880 电路为例,本文方法所需测试码数量占 LFSR 的 38.7%,而在具有 207 个初级输入端的 C7552 电路中,本文方法所需测试码数量分别仅占 LFSR 所需测试码的 17.7%,以及 CA 所需测试码的 17.8%。同时在具有 178 个初级输入端但测试难度较低的 C5315 电路中,本文方法也比 LFSR 所需减少了 29.7%。由此可见,在更大规模的数字电路系统中,本文方法将能有效提高随机测试效率,大大减少测试功耗和时间。

结束语 研究表明随机测试生成中测试码间的距离同随机测试效率的高低具有直接的内在联系。本文在对最大距离测试法中的测试码生成规则及方法作仔细分析研讨的基础上,对随机测试的测试码间距离作了全面的优化,使得优化后的随机测试码序列可以大大提高随机测试的效率,降低其测试成本。在改进优化测试序列^[11-13]的生成算法的基础上,提出了在每一对测试码之间实现最大海明距离、在对与对之间实现准最大笛卡尔距离的方法,使用该方法既可达到最接近

(下转第 63 页)

表1 两种设计方案对比分析表

对比项	本论文可重构设计方案	SpaceCube 设计方案
处理器核	LEON3	PowerPC405
处理器核是否可重构	是	否
处理器设计是否可裁剪	是	否
布局方式	单个芯片内集成	两个FPGA分离实现
互连方式	片内高速总线	片外总线
时钟频率	50 MHz	300MHz~450MHz
功耗	4.576W	>10W
重配置时间	较长(毫秒级)	较短

结束语 当前星载电子设备亟需产品功能和性能的更新换代,本文提出了一种面向多处理器的可重构体系结构。本文将片上系统设计方法应用于多处理器系统设计中,实现了星载计算机系统的高度集成、小型化和低功耗设计。此外,本文在片上系统设计中引入基于系统降级的重构设计,并设计了基于硬件比对的容错控制策略,在硬件级提高系统可靠性和灵活性。动态部分重配置技术作为可编程器件的一种新技术,在本文设计中用于实现对故障模块的在线动态修复和实现系统功能的扩展,在进一步提高系统可靠性的同时,为系统设计带来了灵活性。

需要指出的是,本文研究依然存在一些有待改进和提高之处,例如对于复杂模块的可重构设计,缺少良好的指导方法;当系统时钟频率较高时,要求用户参与到布局过程中,增加了系统设计难度等。

参考文献

- [1] Wolf W, et al. Multiprocessor System-on-Chip (MPSoC) Technology[J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2008, 27(10): 1701-1713
- [2] Steven D, Guertin M. System on a Chip Devices—FY10[R]. JPL Publication, Dec. 2010: 10-20

(上接第54页)

最大距离的测试码的最终目标,同时又降低了测试生成算法的复杂度,可以十分方便地实现测试码的生成算法,从而获得准完全最大距离测试序列的实用算法。大量的实验数据已经证明,本文提出的算法所生成的测试序列 QPMDTS 确实更符合和接近最大总距离测试序列的目标,大大地提高了传统随机测试法的测试效率,减少了测试序列长度,降低了测试成本。同时,大量实验也验证了本文所提算法在实践中的有效性和可行性。

参考文献

- [1] Bardell P H, McAnney W H, Savir J. Built-in test for VLSI pseudorandom Techniques [M]. NY, USA: John Wiley & Sons, 1987
- [2] Dasgupta P, Chattopadhyay S, Chaudhuri P P, et al. Cellular automata-based recursive pseudorandom test pattern generator [J]. IEEE Transactions on Computers, 2001, 50(2): 177-185
- [3] Chaudhuri P P, Chowdhury D R, Nandi S, et al. Additive cellular automata: theory and applications [M]. Los Alamitos, Calif., USA: IEEE Computer Society Press, 1997
- [4] Wagner K D, Chin C K, McCluskey E J. Pseudorandom testing [J]. IEEE Transactions on Computers, 1987, C-36(3): 332-343
- [5] Chin C K, McCluskey E J. Test length for pseudorandom testing [J]. IEEE Transactions on Computers, 1987, C-36(2): 252-256
- [6] Dan L, Jone W B. Pseudorandom test-length analysis using differential solutions [J]. IEEE Transactions on Computer-Aided

- [3] 张少林, 杨孟飞, 刘鸿瑾. 空间应用 SoC 研究现状[J]. 航天标准化, 2012, 149(3): 14-20
- [4] Rafal G. Exploratory Study about the Use of New Reconfigurable FPGAs in Space[C]// San Diego, CA, 2011 NASA/ESA Conference on Adaptive Hardware and Systems (AHS). Piscataway: IEEE Operations Center, 2011: 220-226
- [5] Ivars S, et al. Flexible High-Performance PPC On-Board Computer Architecture Based On Silicon-On-Insulator Technology[C]// Ivars S, Glauert W, Frickel J, et al. Flexible high-performance ppc on-board computer architecture based on silicon-on-insulator technology. 58th International Astronautical Congress. Hyderabad, India, 2007
- [6] Tom F. Advanced Hybrid On-Board Science Data Processor SpaceCube 2. 0[C]// Arlington, NASA/GSFC, ESTO Earth Science Technology Forum, June 2010
- [7] John S. Space Cube to Debut in 2007[J]. Goddard Tech Trends, 2006, 4(2): 2-3
- [8] Dan E, et al. SpaceCube On-Board Science Data Processor[C]// Albuquerque, New Mexico, Military/Aerospace Programmable Logic Devices-2010, Nov. 2010
- [9] Bauer L, et al. Concepts, Architectures, and Run-time Systems for Efficient and Adaptive Reconfigurable Processors [C] // AHS-2011, June 2011
- [10] Harada T, et al. Evolving Complex Programs in Tierra-based On-Board Computer on UNITEC-1[C]// IAC-10, 2010
- [11] 龚健. 基于在线进化的硬件容错方法研究[D]. 北京: 中国空间技术研究院, 2010
- [12] 尚利宏, 周密, 胡瑜. 一种基于二阶近似域划分的可重构容错片上系统[C]//第六届中国测试学术会议. 2010: 251-257
- [13] Jiri G. A Portable and Fault-Tolerant Microprocessor Based on the SPARC V8 Architecture[C]// Proceedings. International Conference on dependable Systems and Networks. IEEE, Washington D C, 2002: 409-415

- Design of Integrated Circuits and Systems, 1996, 15(7): 815-825
- [7] Seth S C, Agrawal V D, Farhat H. A statistical theory of digital circuit testability [J]. IEEE Transactions on Computers, 1990, 39(4): 582-586
- [8] Majumdar A, Vrudhula S B K. Fault coverage and test length estimation for random pattern testing [J]. IEEE Transactions on Computers, 1995, 44(2): 234-247
- [9] Pradhan D K, Chatterjee M. GLFSR-a new test pattern generator for built-in-self-test [J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 1999, 18(2): 238-247
- [10] Pradhan D K, Kagaris D, Gambhir R. A Hamming distance based test pattern generator with improved fault coverage[C]// Proceedings of the IOLTS, French Riviera, France, 2005: 221-226
- [11] Xu Shi-yi, Chen Jian-wen. Maximum distance testing[C]// Proceedings of IEEE the 11th Asian Test Symposium (ATS' 2002). Guam, USA, 2002: 15-20
- [12] Xu Shi-yi. Orderly random testing for both hardware and software [C]// Proceedings of 14th IEEE Pacific Rim International Symposium on Dependable Computing (PRDC' 2008). Taipei, Taiwan, 2008: 160-167
- [13] Xu Shi-yi. A quasi best random testing[C]// Proceeding of IEEE the 19th. Asian Test Symposium (ATS' 2010). Shanghai, China, 2010: 21-26
- [14] Hyung K L, Dong S H. HOPE: an efficient parallel fault simulator for synchronous sequential circuits [J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 1996, 15(9): 1048-1058