

验证平台的可重用性分析^{*})

詹文法 马俊 黄玉 程一飞

(安庆师范学院教育技术系 安徽安庆246011)

摘要 传统的验证方法学已经不能满足 SoC 验证的需求,现在通常使用验证平台来提高验证的质量。SoC 的设计实际上是 IP 的集成设计,因此需要建立两个验证平台:IP 单独验证平台和 SoC 系统验证平台。为了减少验证时间,提高验证质量,最有效的办法是使这两个验证平台统一,即 IP 单独验证平台的部分元件甚至全部元件可以直接被 SoC 系统验证平台重用。本文对验证平台的元件,如激励、驱动、监视器、脚本等的可重用性进行了分析,并提出了达到最大可重用的验证平台的设计方法,按该方法设计的验证平台的可重用率至少可达到 60%。

关键词 验证平台,功能验证,总线,系统芯片,可重用性本体

Analyses in a Reusable Verification Platform

ZHAN Wen-Fa MA Jun HUANG Yu CHENG Yi-Fei

(Dept. of Educational Technology, Anqing Teachers college, Anqing 246011)

Abstract Traditional verification methodologies are not enough for SoC verification again. Instead, verification platforms are used widely. A SoC design being an integration of IPs which have been pre-designed and pre-verified, so two platforms are needed -- one for IP standalone verification and the other for SoC integration. To reduce verification time and improve verification quality, a valid way is to uniform the two platforms, i. e. making the components of the IP verification platform reuse in the SoC integrating one. Based on analyzing reusability of components, such as stimulus, drivers, monitors, scripts, a verification platform design method has been presented, which reaches 60% in the aspect of reusability efficiency at least.

Keywords Verification platform, Functional verification, Bus, System on a chip, Reusability

1 引言

随着系统芯片 (SoC, System on a Chip) 的出现,验证已成为芯片设计的瓶颈 (bottleneck), 其大约占整个芯片设计的 70%, 而且随着 IP 标准化工作的进行,其所占比例还在成上升趋势^[1]。所以必须采取适当的措施来克服这种情况,最常用的方法是采用验证平台或采用可重用的验证方法。

表1 典型 SoC 验证中各部分所占开销

ID	任务	典型 SoC 验证	使用验证平台
1	研究 DUV 规范并开发验证策略	10%	10%
2	开发详细的测试计划	10%	10%
3	开发测试平台环境	10%	35%
4	开发和调试测试	60%	10%
5	运行回归测试集	10%	10%
6	所有开销	100%	75%
7	节约开销	0	25%

如表1所示,第三列给出了典型的 SoC 验证过程中,其主要任务所占的时间百分比,其中开发和调试测试这个部分最耗时间;第四列给出了使用验证平台时,SoC 验证过程中,其主要任务所占的时间百分比,从表1中可以看出使用验证平台可以减少 25% 的开销^[2]。

本文提出了一种基于总线的验证平台策略,使验证可重用性大大提高,从而最终减少验证开销,加快产品的面市时间 (time to market)。

本文第2部分介绍了验证可重用性的概念,第3部分分析了验证平台中的可重用性元件,第4部分提出了一种可重用的验证平台结构,第5部分对验证平台的可重用性进行了分析。

2 验证的可重用性

重用是一个很重要的概念,它与 IP (Intellectual Property) 联系在一起,IP 指的是定义一系列规则,以便不同的设计间重用模块^[3]。重用方法不仅仅用于在不同的设计间重用模块,也可以用于子产品设计

^{*})该课题得到国家863计划基金资助项目(2002AA1Z1730)资助。詹文法 硕士,讲师,主要从事超大规模集成电路验证平台等方面的研究。马俊 副教授,主要研究方向:VLSI。黄玉 讲师,主要研究方向:VLSI。程一飞 讲师,主要研究方向:VLSI。

计间。重用这个概念还与一些规则和约束联系在一起,这些规则和约束可以保证在设计完成后,再修改时,可以不需要由原来的设计者,而直接由其它人就可以很容易地完成。

重用这个概念也可以用于验证。其思想是尽可能地重用仿真模式、驱动、监视器、脚本、模块等。

从 SoC 设计的过程,我们知道,验证过程分为两部分,首先是 IP 块的验证,其次才是 SoC 系统验证。从重用的角度,我们希望在仿真 IP 块和最后的 SoC 系统验证时,使用同一个环境,这是因为用于仿真 IP 时的模式(pattern),可以在 SoC 系统验证时重用。但实际上,并不是所有的情况下,两种验证都可采用同一个验证环境,此时仍然存在重用。IP 在设计时,都经过了验证,因此最终的 IP 块都经过了模块的单独验证(standalone verification),因此,现在的问题是在 SoC 系统验证时怎样重用 IP 模块单独验证时的仿真模式、驱动、监视器和脚本等。

3 验证平台的可重用性元件

从 IP 模块单独验证到 SoC 系统验证的重用的关键策略是这两个验证平台相似,使它们具有同样的外部驱动,同样的监视器,同样的系统任务和同样的或相似的验证脚本和工具。具体如下所述。

3.1 驱动和监视器

在 IP 模块单独验证平台中,驱动是由仿真模式调用总线功能模型产生。如果此时仿真模式和总线功能模型所起的作用相当于外设 IP,该验证平台中的仿真模式和总线功能模型就不能在 SoC 系统验证时重用,这是因为在 SoC 系统验证时,仿真模式和总线功能模型会被实际的外设 IP 所代替。反过来,如果仿真模式调用总线功能模型所产生的信号来自 CPU,则该验证平台中的仿真模式可以在 SoC 系统时重用,即使不是使用同样的仿真模式,至少也有同样的命令接口。

监视器不驱动信号,其仅仅完成对信号的监视,包括检查协议的连续性、时序和期望的响应等。监视器可以被动地按照仿真模式的要求去做,也可以自动地检查模块的行为或信号的连续性。监视器很容易被重用,但监视器的重用依赖于监视本身的自动化程度和智能性。如果一个监视器需要告诉它做什么才能匹配仿真模式,该监视器就很难直接重用于其它实例。

驱动和监视器在设计时,应该互相独立,驱动和监视器的设计不应该依赖于其它的驱动或监视器的信号、命令或配置信息等。该规则非常重要,这样可以重用那些需要使用的驱动和监视器,而不必使用那些不需要的驱动和监视器。

3.2 系统任务

在建立验证平台时,经常需要显示信息、错误处理等,这些我们可以通过定义一系列的任务来完成。再使用监视器和驱动来调用这些任务,也可以使用仿真模式调用这些任务,在建立这些任务时,关键是使 IP 模块单独验证平台的任务集与 SoC 系统验证平台的任务集尽可能相同,这样监视器、驱动和仿真模式从模块验证平台到 SoC 系统验证平台的可重用性才会大。当然,任务在 IP 模块单独验证平台和 SoC 系统验证平台不必完全一样地实现,但必须有同样的名字和参数。

3.3 验证脚本和工具

验证平台中,除了驱动、监视器和仿真模式外,还有包括有汇编代码、参数配置和自动回归测试等脚本和相关工具。在 IP 模块单独验证平台和 SoC 系统验证平台中,应该使脚本和相关工具最好完全一样,至少也使它们相似,这一点非常重要,这是因为驱动、监视器和仿真模式的行为受到仿真脚本和相关工具的影响,其包含的参数和可选特征应该由仿真脚本和工具来配置。理论上,应该让驱动和监视器尽可能地独立于外部脚本,但实际上,并不总是能够做到。

4 验证平台结构

根据以上分析可知,需要建立两种验证平台:IP 模块单独(standalone)验证平台和 SoC 系统验证平台,这两种验证平台验证的目的不同,IP 模块单独验证平台主要是验证 IP 块满足规范的情况,而 SoC 系统验证平台则主要是验证模块的互连和模块间的交互活动。显而易见,如果 IP 模块单独验证的仿真模式能够完全或部分被 SoC 系统验证平台重用,就可以大大节约平台的开发时间,从而最终提高验证的效率。本文提出的基于总线的验证平台的设计,正是可以使模块级验证平台的仿真模式可以部分甚至完全被 SoC 系统验证平台重用。

4.1 IP 模块单独验证平台

SoC 中使用了层次化的片上总线技术,SoC 中只有三种总线,处理器总线、系统总线和外设总线,其它所有 IP 都是挂接在这三种总线的某一总线上的^[5]。因此,我们可以采用基于总线的验证方法,如图1所示。

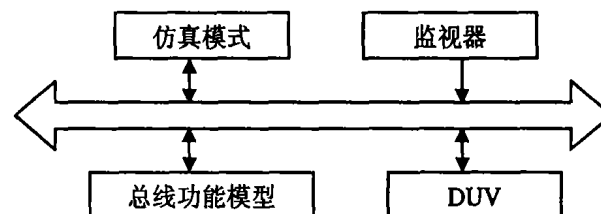


图1 基于总线的 IP 模块单独验证平台

在该验证平台中,不直接使用激励,而是使用仿

真模式和总线功能模型的形式,这是因为,其一方面可以提高验证的可重用性,另一方面,此时 DUV 与总线的连接形式更接近于实际芯片中该 DUV 与总线的连接形式,其仿真的结果与实际情况更相似。为了提高可重用性,将总线功能模型分解成一个个小任务,以方便仿真模式和监视器调用。所有的仿真模式都是直接调动总线功能模型的小任务,而不是直接地驱动 DUV,这一点非常重要,这是因为此时的仿真模式是使用高级命令调用小任务,可以很好地提高重用性,如当用于另一条总线验证时,只需要修

改总线功能模型的小任务,而不需要修改仿真模式。

4.2 SoC 系统验证平台

SoC 系统验证平台如图2所示^[6],此时,将 SoC 中的所有通过 IP 模块单独验证平台验证的 IP 块系统放到系统芯片上,组成 SoC。IP 模块单独验证平台中的所有监视器均可直接在此处重用,因为在 IP 模块单独验证平台中,监视器的设计也是基于特定总线的。考虑到监视器可能会监视内部信号,因此在逻辑综合时,需要将这些要监视的内部信号保留。

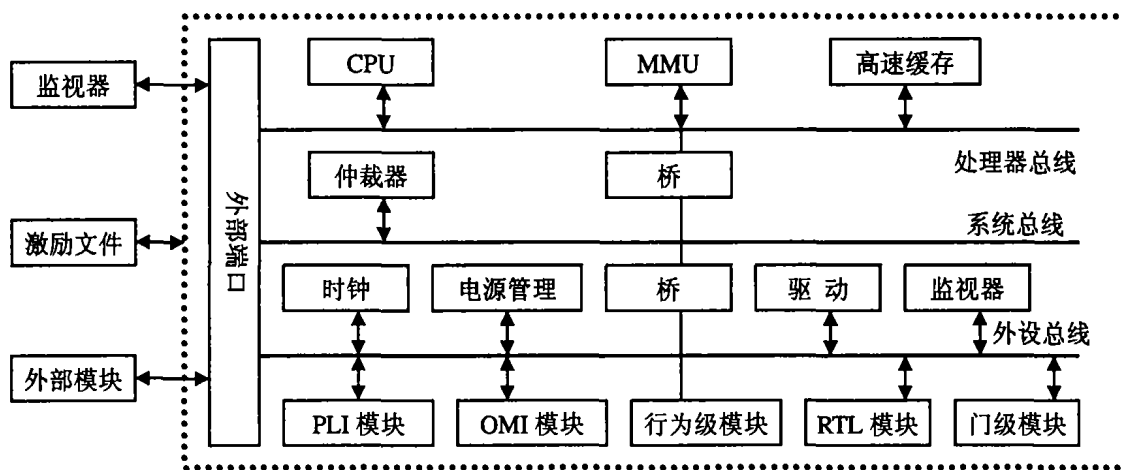


图2 SoC 系统验证平台结构图

在系统验证过程中,IP 模块单独验证平台中的总线功能模型被实际的总线代替。由于 IP 模块单独验证平台中的仿真模式是在总线功能模型的基础上设计的,因此该仿真模式可以放到激励文件中,可能需要做少许改动,有的甚至不需要改动,此时也完成了验证的可重用。

5 验证平台的可重用性分析

本文提出的验证平台的结构,具有很高的可重用性。

首先,在不同 IP 模块单独验证平台间可以有很高的可重用性。两个不同的 IP 块验证时,如果它们是基于同一总线的,第二块 IP 验证时,可以放在第一块 IP 的验证平台中直接验证,此时,是完全可重用的,此时可重用率达到100%。如果两块 IP 是基于不同的总线的,验证第二块 IP 时,只需修改总线功能模型,而对其中的激励、系统服务、驱动和监视器不需做任何修改,五种基本元件只需修改一种,可重用率仍可达到80%。如果将 SoC 中的处理器总线、系统总线和外设总线的总线功能模型全部设计好,以后的 IP 单独验证平台的设计,就变成了仅仅是选择不同总线功能模型的过程。

其次从 IP 模块单独验证平台到 SoC 系统验证平台具有很高的可重用性。从 IP 模块单独验证平台到 SoC 系统验证平台的设计过程中,监视器可以完

全重用,当然这需要在芯片逻辑综合时,将监视器所监视的内部信号保留。如果驱动的功能是产生芯片级管脚信号,驱动也可以重用。系统服务也可以被重用,两个验证自动化的过程不一定要同样地实现,但必须要有统一的接口。IP 单独验证平台的激励可以完全重用于 SoC 系统验证平台的激励文件中,即只要设计合适,IP 模块单独验证平台中的监视器、系统服务、激励可以被完全重用,驱动的可重用性则需要根据 IP 模块在 SoC 中所处的位置和所起的作用决定,总线功能模型会被实际的总线所代替,五种基本元件中,至少有三种可被完全重用,可重用率至少可达到60%。

再次,在不同的 SoC 系统验证平台中有很高的可重用性。本文所提出的验证平台结构是基于总线,因此不同的 SoC 系统验证平台中的可重用性也取决于 SoC 本身所采用的总线,如果两个不同的 SoC 采用完全相同的总线,即它们具有完全相同的处理器总线,系统总线和外设总线,如设计和该设计的派生设计的验证平台,此时可达到验证平台的完全可重用,即可重用率为100%;如果两个不同的 SoC 采用完全不同的总线,在第二个 SoC 系统验证平台中可以重用第一个 SoC 系统验证平台中的监视器、系统服务和激励,可重用率仍可达到60%。

结束语 本文提出了一种基于总线的验证策
(下转第219页)

access_model(s, o)进行讨论,讨论描述与创建客体的相应讨论描述类似,故从略。

另外,创建主体、删除主体和删除角色以及角色的部分权限调整、角色对应的主体和客体的调整可以仿照上面的函数进行描述,这里不再赘述。

3.3 浏览器/服务器(B/S)模式下的信息安全系统的形式化描述

根据上面的各种假设,我们将该系统的状态转

移图描述如图2所示,系统初始状态定义为: $S=\Phi, O=\Phi$,显然是安全状态,不难证明,当在我们的操作平台、加密系统和传输环节是安全的前提下,系统由一个安全状态执行了上面的状态转移函数之后,新状态仍是安全的,反复做这些操作后,整个信息系统的功能性仍然得以保障,于是我们认为这个关于浏览器/服务器(B/S)模式下的信息系统的描述是安全的。

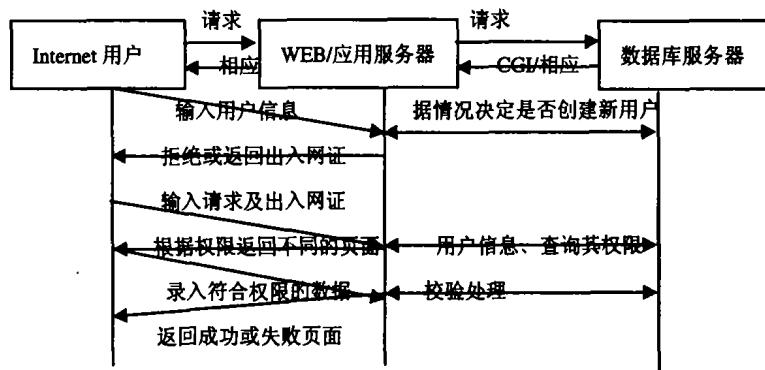


图2 浏览器/服务器体系状态转移图

结束语 本文利用有限自动机的思想、RABC模型和 BLP 模型,具体创建了若干个状态转移函数,在一定假设条件下,系统在这些状态间相互转换,能确保系统的安全性,从而给出了一个 B/S 模式下的信息系统的的功能描述,这对构建信息安全保障体系将具有积极的意义。

参考文献

1 李军,孙玉方. 计算机安全模型. 计算机研究与发展,1996,

33(2):312~320

2 Bell D E, Lapadula LJ. Secure computer system: mathematical foundation. MTR-2527, Mitre corp, Bedford, MA, 1973 (NTIS AD-771543)
 3 Sandhu RS, Samarati P. Access control: principles and practice. IEEE communications, 1994, 32(9): 40~48
 4 沈昌祥. 构造积极防御的安全保障框架. 计算机安全, 2003, 10: 1~2
 5 居梯, 张小英, 张伟民. B/S 模式电信计费管理系统的安全策略研究. 微机发展, 2001, 5: 57~59

(上接第200页)

略,并在此基础上开发出了一套通用的验证平台,更为重要的是,该验证平台具有很高的可重用性,从而大大减轻了设计者的工作量,加快了系统设计的进程。

参考文献

1 Anderson T. Your Core-My Problem? Integration and Verification of IP[J]. IEEE Design & Test, 2001, 18(5): 170~171
 2 Hawana M, Schutten R. Testbench Design, A Systematic Approach. <http://www.synopsys.com/sps/pdf/paper2.pdf>, 2003. 12
 3 Semiconductor Reuse Standards, Motorola Inc. <http://www.motorola.com/semiconductor/srs>, 2003. 12

4 VSIA: soft and hard VC structural, performance and physical modeling specification, implementation/verification development working group, Specification 1 Version 2.0 [Z]. 1999
 5 Alliance VSI. On-chip bus development working group specification 1 Version 1.0 (OCE 1.1.0)[Z]. 1998
 6 张宇弘,等. 基于SOC典型结构的系统验证环境. 微电子学[J]. 2003, 33(2): 98~101
 7 Keating M, Bricaud P. Reuse Methodology Manual for System-on-a-Chip Designs[M]. London: Kluwer Academic Publishers, 1999. 110~116
 8 Sabbatini N Jr, et al. Reuse issues on the verification of embedded MCU cores[A], Circuits and Systems. In: 4th IEEE Intl. Caracas Conf. on Devices [C]. Aruba: IEEE Computer Society, 2002. C012-1-C012-6