

嵌入式异构多核处理器核间的通信性能评估与优化

罗殊彦 朱怡安 曾 诚

(西北工业大学计算机学院 西安 710072)

摘要 随着嵌入式技术的不断发展,越来越多的平台采用异构多核处理器(Heterogeneous Multi-Processor Unit, HMPU)进行高性能计算,但多核处理器的核间通信效率严格地制约着系统的高性能计算能力。针对 HMPU 的核间通信性能难以量化的问题,提出了基于通信粒度、通信缓存和消息传输机制的阶段评价模型,并通过实验验证了这 3 个影响因子对不同阶段的核间通信性能的影响。此外,由于嵌入式系统环境多变、资源有限,使得静态通信策略对系统性能优化具有局限性。针对该问题,提出了基于系统内存约束、时间约束和性能目标的动态通信策略优化模型(Dynamic Communication Strategy Optimization Model,DCSOM)。通过实验证明:在数据量较小、通信周期较长的异构多核处理器中,DCSOM 更具优越性。

关键词 异构多核处理器,核间通信,性能评价模型,动态通信策略优化模型

中图分类号 TP302 **文献标识码** A

Performance Evaluation and Optimization of Inter-cores Communication for Heterogeneous Multi-core Processor Unit

LUO Shu-yan ZHU Yi-an ZENG Cheng

(School of Computer Science, Northwestern Polytechnical University, Xi'an 710072, China)

Abstract With the continuous development of embedded technology, more and more systems conduct high performance computing by using heterogeneous multi-processor units (HMPU), but the efficiency of inter-processor communication seriously restricts the system capabilities of high performance computing. This paper presented a stage-oriented assessment model based on three influence factors including communication granularity, communication cache and message transmission mechanism against the problem of hardly quantifying the performance of inter-processor communication. Besides, the influence of performance of the inter-processor communication on different stages has been proved by experiments. Due to the changeable environment and limited resources of embedded system, the static communication strategy has limitations on system performance optimization. In order to solve this problem, this paper raised the dynamic communication strategy optimization model (DCSOM) based on the memory constraints, time constraints and performance goals. It is proved by experiments that dynamic communication strategy has more advantages in multi-core processing units of a small amount of data and long period.

Keywords Heterogeneous multi-processor unit, Inter-cores communication, Performance evaluation model, Dynamic communication strategy optimization model

随着嵌入式技术的不断发展,越来越多的平台采用 HMPU 进行高性能计算。异构多核处理器同时具有两个或两个以上不同架构的处理器内核,其结构具有较强的针对性,常用于一些特定的行业领域。由于应用的需要,多核处理器间需频繁地进行信息交换,这使得核间通信效率严格地制约着系统的高性能处理能力^[1]。因此,在设计处理器的过程中,核间通信性能的评估与优化是一个重要的研究方向。

目前,国内外在 HMPU 核间通信领域已经取得了一些研究成果。例如, Mittal 等^[2]提出了一种适应于多核处理器 CPU-GPU 核间通信的机制,通过不同的通信通道合理地迁移任务来提高核间协作以及核间通信的效率;冯强等^[3]基于 ARM 与 DSP 双核架构嵌入式数控系统,设计并实现了一种基于共享内存的核间的通信机制,该通信机制优化了双核间

的数据传输延迟和数据传输量;张攀勇等^[4]为了保持高性能系统计算和通信性能的平衡性,根据多核处理器共享 Cache 以及内存竞争的特点,提出了层次化算法、限制并发、NUMA 感知的优化方法和 Cache 友好的优化算法,通过有效地利用多核结构特点降低了竞争带来的影响,提高了多核环境下集合通信的性能和可扩展性;韩乐等^[5]提出了一种降低核间通信开销的任务调度算法并对其进行优化,该调度优化算法将周期内任务间的数据依赖转换成周期间的数据依赖,可以显著降低周期依赖任务核间的通信开销。综上所述,目前已有的研究成果只对单一的因素进行分析,没有将影响因素进行抽象、综合形成完整的指标体系;同时,在运行环境方面也没有考虑嵌入式环境的多变性和随机性,仅在单一的环境中对核间通信性能进行分析过于理想化。

因此,本文提出了基于通信粒度、通信缓存和消息传输机制的阶段评价模型,并通过实验证明这 3 个影响因素对不同阶段的核间通信性能的影响;此外,还提出了动态通信策略,从系统内存约束、时间约束和性能目标出发建立了通信策略优化模型;通过实验证明了在数据量小、周期长的 HMPU 中,动态通信策略更具优越性。

1 核间通信过程和性能影响因子

异构多核处理器通常包括一个或多个通用处理器(General Purpose Processor,GPP)内核,以及多个特定高性能处理器内核。系统可将多个任务分配到不同类型的内核上并行处理,从而为不同类型的应用提供更加灵活高效的处理机制。由于特定高性能处理器种类繁多,而通信原理基本相同^[6],因此本文以 DSP 为特定的高性能处理器为例,对处理器的通信性能进行研究分析。

1.1 通信过程

异构多核处理器的核间通信流程如图 1 所示。

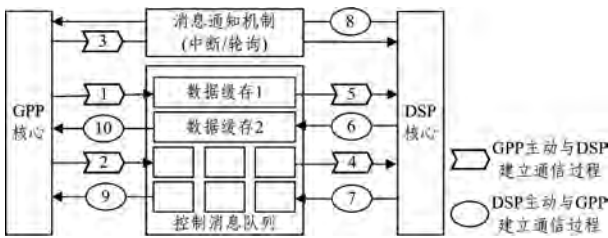


图 1 异构核间通信的一般过程

在图 1 中,步骤 1:GPP 拷贝通信数据到 GPP 和 DSP 共享的数据缓存;步骤 2:GPP 生成通信控制消息并写入数据缓存,该消息指明了通信数据的地址、数据大小和被调用的 DSP 功能等,通信控制消息被组织在一个列表中,以允许 GPP 持续地对 DSP 发出新请求,同时也便于 DSP 能够有序地执行 DSP 请求;步骤 3:GPP 使用中断或者其他机制来请求 DSP 进行通信;步骤 4:DSP 收到通信请求后从消息列表中读取控制消息;步骤 5:DSP 根据控制消息读取通信数据,并开始执行任务请求,DSP 处理完任务后,就会开启另一个核间通信过程将处理结果或者错误状态等信息返回给 GPP;步骤 6: DSP 拷贝任务处理后的返回数据到共享数据缓存,以便 GPP 能够获取处理结果;步骤 7: DSP 生成通信控制消息并将其放入数据缓存,该消息包含了返回数据的地址和大小等信息;步骤 8: DSP 通过中断或者其他机制来告知 GPP 其任务已处理完成;步骤 9: GPP 读取通信控制消息;步骤 10: GPP 根据控制消息获得处理结果。其中,步骤 1—步骤 5 是 GPP 主动与 DSP 展开核间通信的过程;步骤 6—步骤 10 是 DSP 主动与 GPP 展开核间通信的过程。

1.2 性能影响因子

1.2.1 3 类影响因子

从图 1 可以看出,通信粒度、通信缓存和消息通知机制都会影响核间通信的性能。

1)通信粒度的大小^[7]。GPP 和 DSP 之间交互的通信数据块的大小直接影响着核间通信过程中步骤 1,5,6 和 10 的耗时。通信数据块越大,传送所需时间越多,而其时间在整个通信过程中的占比也越大,从而削弱了其他阶段的通信耗时,导致通信性能降低。例如,GPP 要将 32 个 1k 数据传给 DSP 处理。策略一是分多个核间通信过程分别处理这些数据,这

样虽能处理 32k 数据块,却会增加核间通信次数和核间通信过程中控制交互过程的耗时,从而增加核间通信的时间开销;策略二是合并多个通信数据和 DSP 通信请求,这样只需一次核间通信过程就能传送 32k 数据。使用策略二能减少核间通信次数及降低通信频率,但却需要更多缓存来保存中间数据,而且由于多个通信请求被集中送给 DSP 处理,会导致部分请求被滞后响应。

2)通信缓存类型^[8]。通常的做法是使用系统总线(如 RapidIO)来连接额外的 SDRAM 作为共享数据缓存;也可将 GPP 或 DPS 中的片内缓存共享给对方使用,以实现数据缓存共享。使用片内缓存能极大地提高 GPP 和 DSP 的访问速率,进而提高核间通信性能。但片内缓存比片外缓存更小,价格更高,因此需要对其进行科学地组织及管理,以使系统成本更加合理。

3)消息传输机制^[9]。GPP 和 DSP 可以使用中断或者轮询机制来请求通信。中断机制是一种很常用的方法,但其需要相应的中断处理程序,会给系统带来额外的时空开销;而轮询机制主要通过不断地检查标志位来判断是否有未处理的通信请求,当有通信请求时,系统只需设置或重置共享内存中某个标志位即可。比如,GPP 将通信数据和控制消息写入共享缓存后,在共享内存中的一个特殊地址处设置一个标志位。DSP 读取该地址的标志位,并判断是否有未处理的通信请求。如果该标志位已被设置,DSP 就读取共享通信缓存中的通信控制消息和缓存数据;如果标志位未被设置,则一段时间后 DSP 再次检查该标志位。尽管采用轮询机制比中断处理给系统带来的额外开销少,但如何合理地确定轮询时间间隔是一个研究重点。若时间间隔太短,则导致处理器频繁检查标志位,增加开销;若时间间隔过长,则调用处理核心功能的延时就会增加。因此在设置轮询时间间隔时,需根据实际应用来确定。

1.2.2 分阶段评估模型

为了进一步评估和验证这些影响因子对核间通信不同阶段性能的影响,本文提出了 HMPU 的核间通信性能阶段评估模型,如图 2 所示。考虑到 GPP 是系统的主处理核心,而 DPS 通常作为协处理器辅助 GPP 完成任务处理,本文提出的模型以 GPP 作为任务的主处理单体,DPS 不执行具体运算任务,仅负责将原始通信数据回传给 GPP。

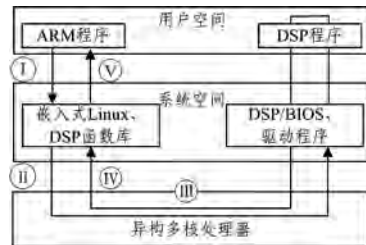


图 2 异构核间通信性能分阶段评估模型

核间通信过程分为 5 个阶段。阶段 I 与图 1 中的步骤 1 对应,将 GPP 通信数据从用户空间拷贝到内核空间中的共享通信缓存,从而避免内核空间中额外的内存拷贝工作。阶段 II 与图 1 中的步骤 2 和步骤 3 对应,GPP 生成通信控制消息并向 DSP 发出通信请求。阶段 III 与图 1 中的步骤 4—步骤 7 对应,DSP 执行完任务。阶段 IV 与图 1 中的步骤 8—步骤 9 对应,DSP 通过中断处理程序告知 GPP 任务已处理完成,GPP 读取通信控制消息。阶段 V 与图 1 中的步骤 10 对应,

GPP将处理结果数据从内核空间拷贝至用户空间。

1.2.3 实验验证

实验所用的异构多核处理器包括1个ARM926通用处理器(GPP)和1个TMS320C6455高性能处理器(DSP)。ARM程序运行在嵌入式Linux上,它通过DSP函数库调用DSP功能;DSP函数库利用DSP/BIOS链接将ARM处理器的任务请求转交给DSP处理;DSP/BIOS链接是Linux内核的驱动程序,能实现异构核间通信。实验分别开发了ARM处理器和DSP上的用户测试程序,同时为了降低访问计时器的时间开销以及精确地测量异构核间通信在各阶段的耗时,对系统时间驱动程序进行重新设计以取代标准的gettimeofday()函数库。标准的gettimeofday()提供微秒级别精确度,而重新设计的时间驱动提供纳秒级别精确度,同时显著地减少了检索计时器的额外开销。实验结果显示,使用标准的gettimeofday()函数库时,用户程序和核心程序分别使用了10.83ns和4.82ns来检索计时器;而使用重新设计的时间驱动时分别只花费了2.33ns和0.37ns。

实验1 通信粒度大小的影响。本次实验采用中断机制来实现消息通知,使用额外SDRAM作为共享通信缓存。通信粒度大小不同时,核间通信在各个阶段的耗时测试结果如图3所示。阶段I和阶段V处理通信数据的耗时很大,且与通信粒度成正比;阶段II和阶段IV处理通信控制消息和中断通知,耗时很少;由于DSP不执行任何具体任务,因此阶段III花费时间极少。实验结果表明:通信粒度越小,处理通信控制消息和中断通知(比如阶段II和阶段IV)的耗时影响越显著,它几乎与处理小粒度通信数据的耗时相同。因此,合并小的通信数据块以及减少通信次数能够有效提高异构处理器的核间通信性能。

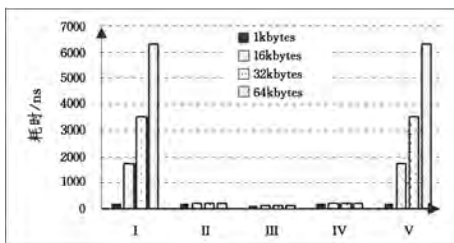


图3 不同通信粒度下核间通信在各阶段的耗时对比

实验2 通信缓存类型的影响。实验中,GPP和DSP共享的片内通信缓存采用SRAM,共享的片外通信缓存采用SDRAM。在阶段I和阶段V,缓存访问延时是影响数据拷贝效率的主要因素。本实验只测量使用共享的片内或者片外通信缓存处理通信数据时内核空间中的延时,性能对比结果如图4所示。图4中各阶段的耗时都比图3中的要小,因为图4中的耗时还包括执行用户库函数、系统调用和处理核心代码的开销。实验结果表明:使用共享的片内通信缓存能够显著地提高异构处理器的核间通信性能。

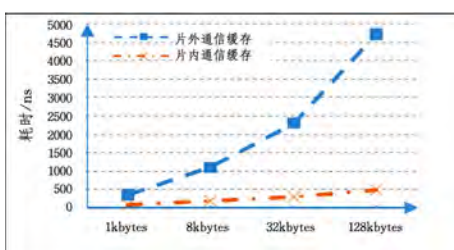


图4 共享片内/片外通信缓存的性能对比

实验3 消息传输机制的影响。对于通信粒度小、通信频繁的异构多核处理器而言,中断通知机制无疑会引入额外的开销。经实验测试,使用中断机制和轮询机制的耗时分别为96.3ns和12.3ns,前者比后者的耗时高出近8倍。实验结果表明:轮询机制能使通信性能更优。

2 异构核间通信性能优化

通过权衡上述影响因子对异构处理器核间通信过程不同阶段的影响,可以组合出不同通信策略来优化通信性能。通信策略直接影响着核间通信性能,尤其是在资源有限的嵌入式系统中体现明显^[10]。例如,使用片内缓存能极大地提高通信性能,但它是一种共享的受限资源;使用轮询机制相比于中断机制的性能更好,但轮询机制需要消耗更多缓存来存放中间数据^[11]。故,在选择通信策略时应该考虑系统的实际情况。

2.1 静态通信策略与动态通信策略

定义1(静态通信策略) 系统采用固定的一种或几种通信机制来实现核间通信的方法。

定义2(动态通信策略) 系统根据内存约束、时间约束和性能目标等因素,在每个核间通信过程中都采用不同的通信方式,且在运行时可以动态调整的通信策略。

对于多任务并发的嵌入式系统,任何任务都可能触发处理器的核间通信。多个通信进程间会相互竞争GPP、DSP、内存等资源^[12]。系统中并发任务的状态在不断改变,使得系统资源分布也在动态变化。静态通信策略在系统设计阶段就已被确定,且之后不会发生改变,故在设计时需考虑到最坏情况^[13]。显然,静态通信策略无法满足状态多变、资源有限的嵌入式环境。

为了解决上述问题,本文提出了基于系统内存约束、时间约束和性能目标3个要素的动态通信策略优化模型。该通信策略需收集所有可能的策略组合,然后根据系统运行时的状态动态地选择并实施通信策略。后文通过实验验证了动态通信策略能提供更好的通信性能。

2.2 通信策略优化模型

为了评估系统当前通信策略的合理性,进而对其进行调整以优化性能,对嵌入式系统的资源约束和性能目标进行量化以构建通信策略优化模型。

设嵌入式系统中有 x 个并发任务,其周期性地触发异构核间通信过程(记为 T_i)。记第 i 个任务触发通信过程的时间间隔为 p_i ,其中 $i=1,2,\dots,x$ 。对于 T_i ,GPP传送 d_i^1 字节的通信数据到DSP。DSP处理这些数据后返回 d_i^2 字节的通信数据作为处理结果。记 m_i 代表共享通信缓存类型, $m_i=0$ 表示片内通信缓存, $m_i=1$ 表示片外通信缓存。记 v_1 和 v_2 分别表示片内和片外通信缓存访问速率。记 n_i 代表 T_i 消息通知机制, $n_i=1$ 表示使用中断机制, $n_i=0$ 表示使用轮询机制且轮询时间间隔为 pt_i 。 c_i 表示 T_i 占用的时间,其通过式(1)来衡量。

$$c_i = \frac{t_c + n_i \cdot t_1 + (1 - n_i) \cdot \frac{p_i}{pt_i} \cdot t_2 + \frac{d_i^1 + d_i^2}{m_i \cdot v_1 + (1 - m_i) \cdot v_2}}{p_i} \quad (1)$$

其中, t_c 表示执行一个通信请求的耗时,它包括从初始化到完

成通信请求任务的耗时; t_1 表示使用中断机制进行消息通知的耗时; t_2 表示使用轮询机制检查消息状态的耗时。

1) 内存约束。本文假设 DSP 和 GPP 使用同一块通信缓存来存储任务完成前后的数据。使用中断机制时, T_i 在任务处理过程中需要的缓存大小为 $\text{Max}(d_i^1, d_i^2)$;使用轮询机制时,假设共享通信缓存被周期性地分配、释放并返还,其需要的最大缓存为 $(1 + \lfloor \frac{pt_i}{p_i} \rfloor) \times \text{Max}(d_i^1, d_i^2)$ 。所有通信过程使用的总缓存大小不能超过通信缓存总量(记为 X)。因此,系统在任何状态下都必须满足式(2)的内存约束。

$$\sum_{i=1}^x \{(m_i + (1-m_i) \cdot (1 + \lfloor \frac{pt_i}{p_i} \rfloor)) \cdot \text{Max}(d_i^1, d_i^2)\} \leq X \quad (2)$$

2) 时间约束。通常 T_i 有一定的时间限制,若 T_i 使用中断机制,则记其最大耗时为 Delay_i^1 ,如式(3)所示。其中, t_d 指 DSP 处理通信请求的耗时。

$$\text{Delay}_i^1 = t_e + t_1 + t_d + \frac{d_i^1 + d_i^2}{m_i \cdot v_1 + (1-m_i) \cdot v_2} \quad (3)$$

若 T_i 使用轮询机制,则记其最大耗时为 Delay_i^2 ,如式(4)所示。

$$\text{Delay}_i^2 = \begin{cases} t_e + t_2 + t_d + \frac{d_i^1 + d_i^2}{m_i \cdot v_1 + (1-m_i) \cdot v_2}, & pt_i < p_i \\ pt_i + t_2 + \frac{d_i^2}{m_i \cdot v_1 + (1-m_i) \cdot v_2}, & pt_i > p_i \end{cases} \quad (4)$$

记 T_i 的时间约束为 Y_i ,则系统在任何时候都需满足式(5)的时间约束。

$$n_i \cdot \text{Delay}_i^1 + (1-n_i) \cdot \text{Delay}_i^2 \leq Y_i \quad (5)$$

3) 性能目标。系统的性能目标定义了通信性能优化的方向,如式(6)所示。

$$\text{Min}(\sum_{i=1}^x c_i) \quad (6)$$

式(2)、式(5)和式(6)共同构成了通信策略优化模型。为了达到系统性能目标,可以在不违背系统性能约束的前提下动态地调整 x 个周期性核间通信过程采取的通信策略。

4) 通信策略集。通信策略集是包含可使用通信策略的集合,它定义了通信策略调整的范围。假设 T_i 在通信粒度实现方面有 T_i^x 个可选方案,且对 T_i 都可采用中断机制或轮询机制,也都能使用片内或片外通信缓存。因此,系统可采用的组合通信策略总共有 $(\prod_{i=1}^x T_i^x) \cdot 2^x \cdot 2^x$ 种。当环境参数改变时,嵌入式系统能够基于内存和时间约束来评估各个通信过程采取的通信策略的优劣,进而从通信策略集中选取其他策略进行调整。

2.3 实验验证

1) 不同组合通信策略对通信性能的优化。在本次实验中,GPP 周期性(每 20ms)地请求 DSP 来编码和解码流媒体数据。图 5 展示了处理器、消息通知机制和共享存储实现方案的不同组合对 GPP 负载的影响。实验结果表明:使用异构多核处理器与仅使用单一 GPP 相比能降低大约 50% 的 GPP 负载;选取合适的通信策略能进一步降低 GPP 负载,优化通信性能。对于周期性小粒度通信过程而言,选择轮询机制和片内通信缓存能够最大限度地降低 GPP 负载,优化通信性能。

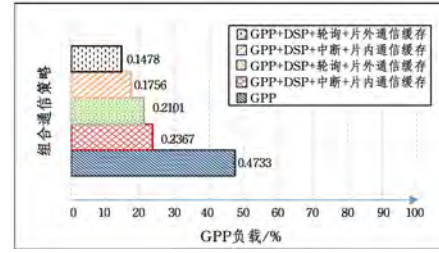


图 5 不同通信策略下的 GPP 负载对比

2) 轮询频率对通信性能的优化。图 6 展示了使用中断机制和不同频率轮询机制对 GPP 负载和 DSP 响应延时的影响。实验表明:当轮询间隔小于 GPP 请求 DSP 的周期(20 ms)时,减少轮询间隔能降低 DSP 响应延时,而只有小幅提高了 GPP 负载;轮询机制相比于中断机制能够降低 GPP 负载,但是提高了 DSP 响应延时。

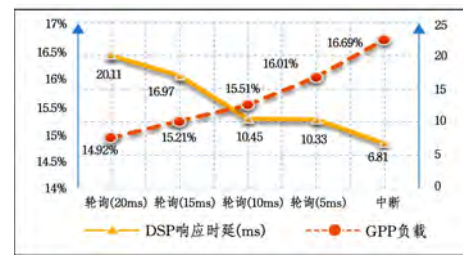
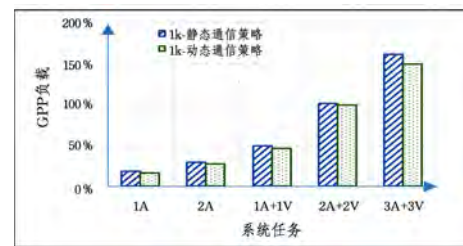
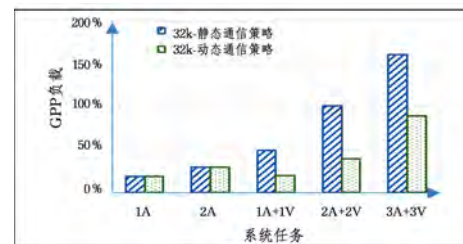


图 6 轮询频率对 GPP 负载和 DSP 响应延时的影响

3) 验证动态通信策略对通信性能的优化。DSP 需要同时处理音频帧和视频帧的编码和解码。实验中,A 表示 GPP 请求 DSP 执行音频任务,V 表示 GPP 请求 DSP 执行视频任务。图 7 展示了系统共享通信缓存大小不同时,随着系统通信任务量的增加,在静态通信策略和动态通信策略下 GPP 负载的对比。实验表明:静态通信策略在通信任务量增大到一定程度后会显著增加系统负载,通信效率低下;而动态通信策略能够更好地适应系统环境的变化,极大地降低了 GPP 负载,优化了通信性能。



(a) 1kbytes 共享内存



(b) 32kbytes 共享内存

图 7 动态/静态通信策略对比

结束语 随着嵌入式应用范围的扩大及应用需求的增长,嵌入式异构多核处理器逐渐成为主流。优化通信是提升

模型的预测精度与预测数据存在一定的联系,当样本方差、均值较高时,模型的预测精度较低。基于这一情况的分析,提出一种新的预测模型,使用 ENN 模型预测 ARMA 模型的预测误差,从而修正 ARMA 的预测结果,达到提升模型预测性能的效果。最后,通过实验验证了该预测模型对工作负载预测问题的有效性。在未来的工作中,可以针对误差修正预测,研究更优的神经网络模型;也可以从训练集、权重优化策略、网络结构等方面进行深入研究,得到更优的预测模型。

参考文献

- [1] LEAVITT N. Is Cloud Computing Really Ready for Prime Time?[J]. IEEE Computer Society Press, 2009, 42(1): 15-20.
 - [2] GILLET F E. Future view: the new tech ecosystems of cloud, cloud services, and cloud Computing[R]. America: Forrester Research, 2008: 1-17.
 - [3] 余江, 万劲波, 张越. 推动中国云计算技术与产业创新发展的战略思考[J]. 中国科学院院刊, 2015, 30(2): 181-186.
 - [4] BARATI M, SHARIFIAN S. A hybrid heuristic-based tuned support vector regression model for cloud load prediction[J]. The Journal of Supercomputing, 2015, 71(11): 4235-4259.
 - [5] FOO Y W, GOH C, LIM H C, et al. Evolutionary Neural Network Modeling for Energy Prediction of Cloud Data Centers[C]// International Symposium on Grids and Clouds, 2016: 12-25.
 - [6] ADHIKARI R, AGRAWAL R K. A novel weighted ensemble technique for time series forecasting[C]// Pacific-Asia Conference on Advances in Knowledge Discovery and Data Mining. Springer-Verlag, 2012: 38-49.
 - [7] SMITH C, JIN Y. Evolutionary multi-objective generation of recurrent neural network ensembles for time series prediction[J]. Neurocomputing, 2014, 143(16): 302-311.
 - [8] CETINSKI K, JURIC M B. AME-WPC: Advanced model for efficient workload prediction in the cloud[J]. Journal of Network & Computer Applications, 2015, 55(1): 191-201.
 - [9] ZHAO Q, FENG G, GAO R, et al. A Mixed-Prediction based Method for Allocating Cloud Computing Resources[J]. International Journal of Grid & Distributed Computing, 2015, 8(2): 201-212.
 - [10] BATES J M, GRANGER C W J. Combination of forecasts[J]. Operational Research Quarterly, 1969, 20(4): 451-468.
 - [11] BOX G E P, JENKINS G M. Time Series Analysis: Forecasting and Control(3rd edn)[M]. California: Holden-Day, 1970.
 - [12] 王行建, 刘欣. ARMA 时间序列模型的研究与应用[J]. 自动化技术与应用, 2008, 27(8): 65-66, 61.
 - [13] LIM C P, GOH W Y. The application of an ensemble of boosted Elman networks to time series prediction: A benchmark study [J]. Journal of Computational Intelligence, 2005, 3(2): 119-126.
 - [14] XU D Y, YANG S L, LIU R P. A mixture of HMM, GA, and Elman network for load prediction in cloud oriented data centers [J]. Journal of Zhejiang University Science C (Computers and Electronics), 2013(11): 845-858.
 - [15] 丛爽, 戴谊. 递归神经网络的结构研究[J]. 计算机应用, 2004, 24(8): 18-20.
 - [16] AKAIKE H. A new look at the statistical identification model [J]. IEEE Transactions on Automatic Control, 1974, 19(6): 716-723.
-
- (上接第 265 页)
- HMPU 性能的重要途径。本文针对异构多核处理机核间通信过程进行研究,进一步针对影响因子展开性能评估;最后,为了优化通信性能,提出了一种动态通信策略,并通过实验验证了其优越性。
- ### 参考文献
- [1] STANISIC L, THIBAUT S, LEGRAND A, et al. Modeling and Simulation of a Dynamic Task-Based Runtime System for Heterogeneous Multi-core Architectures [C] // International Conference on Parallel Processing, 2014: 50-62.
 - [2] MITTALS, VETTER J S. A Survey of CPU-GPU Heterogeneous Computing Techniques[J]. ACM Computing Surveys, 2015, 47(4): 1-35.
 - [3] 冯强, 胡毅, 于东, 等. 基于 OMAP 处理器的核间通信机制设计与实现[J]. 计算机工程, 2014(4): 281-286.
 - [4] 张攀勇, 孟丹, 霍志刚. 多核环境下高效集合通信关键技术研究 [J]. 计算机学报, 2010(2): 317-325.
 - [5] 韩乐, 陈香兰, 李曦. 一种降低核间通信开销的调度算法[J]. 计算机系统应用, 2014(9): 65-71.
 - [6] 胡孔阳, 韩琼磊. 一种应用于高性能 DSP 的 RapidIO 控制器 IP [J]. 中国集成电路, 2015(Z1): 35-38.
 - [7] YANG L, LIU W, JIANG W, et al. Application Mapping and Scheduling for Network-on-Chip-Based Multiprocessor System-on-Chip With Fine-Grain Communication Optimization[J]. IEEE Transactions on Very Large Scale Integration Systems, 2016, 24(10): 3027-3040.
 - [8] XUT C, LEPPÄNEN V. Cache- and Communication-aware Application Mapping for Shared-cache Multicore Processors[C]// Uksim/amss European Symposium on Computer Modeling & Simulation. IEEE, 2015: 115-120.
 - [9] CASSANOL, COZZI D, JUNGWELTER D, et al. An inter-processor communication interface for data-flow centric heterogeneous embedded multiprocessor systems[C]// IEEE International Conference on Design & Technology of Integrated Systems in Nanoscale Era. IEEE, 2014: 1-6.
 - [10] KADJIH G E, OROU J B C, SANJUÁN M A F. Research on Performance Detection and Optimization Strategy for Multi-core Microprocessor[J]. Electric Power Information & Communication Technology, 2014, 556-562(18): 3408-3411.
 - [11] KURIANG, SUN C, CHEN C H O, et al. Cross-layer Energy and Performance Evaluation of a Nanophotonic Manycore Processor System Using Real Application Workloads[C]// International Parallel and Distributed Processing Symposium. IEEE, 2012: 1117-1130.
 - [12] SRIKANTHANS, DWARKADAS S, SHEN K. Data sharing or resource contention: toward performance transparency on multicore systems[C]// Usenix Conference on Usenix Technical Conference. USENIX Association, 2015: 529-540.
 - [13] NAVIKHANF, GOVIL K. Cluster based Optimization Routing Strategy for Data Communication in Mobile Computing[J]. International Journal of Computer Applications, 2014, 99(2): 19-24.