

# WiMAX 下 LDPC 编译码器仿真实实现的研究

李 恬

(重庆理工大学计算机科学与工程学院 重庆 400054)

**摘 要** WiMAX 下的编码方式是当今通讯技术研究的热门。介绍一种最受关注的纠错编码:低密度奇偶校验码 (Low Density Parity Check, LDPC), 讨论 LDPC 码在 WiMAX 条件下的基本原理和编译码设计; 提出运用 Visual C++ 特点构建 LDPC 码仿真平台, 研究仿真设计过程; 分析不同实现方法下对 LDPC 码性能的影响, 通过对仿真结果的分析思考, 说明了 Visual C++ 语言应用于 LDPC 编译码仿真的可行性、实用性和扩展性。

**关键词** 低密度奇偶校验码, 仿真, C 语言, H 矩阵, 算法

**中图分类号** TP393.01 **文献标识码** A

## Research of LDPC Encoding and Decoding Simulating Realization under WiMAX

LI Tian

(College of Computer Science and Engineering, Chongqing University of Technology, Chongqing 400054, China)

**Abstract** Encoding under WiMAX is a hot topic in today's telecommunication technology research. This paper introduced one of the most popular error correction encoding: Low Density Parity Check code (LDPC code), discussed the basic principle and encoding-decoding design of LDPC code under WiMAX, put forward a LDPC code simulating platform by using Visual C++ characters, studied the procedure of simulation design, analyzed the impact to LDPC code performance under different realization method, and by analyzing and studying of simulation results, explained the feasibility, practicability and expansibility of Visual C++ applied in LDPC encoding-decoding simulation.

**Keywords** LDPC, Simulation, C language, H matrix, Algorithm

## 1 引言

全球互通微波存取 (Worldwide Interoperability for Microwave Access, WiMAX) 已经正式成为第四个国际 3G 标准。如何选择 WiMAX 下的低密度奇偶校验码 (Low Density Parity Check, LDPC) 编码方式也就成为了当今研究的热门<sup>[1]</sup>。LDPC 码是一类可以用非常稀疏的校验矩阵  $H$  或二分图来描述的线性分组纠错码, 在基于置信传播的迭代译码条件下具有逼近香农 (Shannon) 极限的性能<sup>[2,3]</sup>。众多学者提出了各自的构造法用于构造各种特色的 LDPC 码, 在研究 LDPC 码的过程中, 需要对构建的 LDPC 码进行仿真, 通常采用 MathWorks MATLAB 系统平台。但是, LDPC 码的编解码涉及到大量迭代、循环和累加运算, 直接用 MATLAB 的 M 语言实现仿真速度较慢, 如何实现快速的 LDPC 码编解码算法, 进行快速的 LDPC 码仿真研究, 具有重要的应用意义<sup>[4]</sup>。本文介绍 WiMAX 下的 LDPC 编译码的基本原理, 尝试运用 Microsoft Visual C++ 语言进行 LDPC 编译码器仿真, 研究仿真实现过程, 分析不同实现方法对 LDPC 码性能的影响。

## 2 WiMAX 下的 LDPC 编译的基本原理

### 2.1 LDPC 码校验矩阵构造

一个 LDPC 码可以完全由其校验矩阵所决定, 一个校验

矩阵的构造对 LDPC 码的性能起决定性作用。在基于 WiMAX 条件下的 LDPC 编码中, 其校验矩阵  $H$  的设置是不一样的<sup>[5]</sup>。而事实上, 不同的码率、码长都会对  $H$  矩阵的构造造成很大的影响<sup>[6]</sup>。LDPC 码是基于一个或更多个基础 LDPC 码设置而来的。每个 LDPC 码的设置都是由一个  $m \cdot n$  的  $H$  矩阵来完成。在这里  $n$  表示码长,  $m$  表示码中奇偶校验比特的数量, 可以得到系统比特的数量为  $k = n - m$ 。

下面分析  $H_b$  的结构,  $H_b$  从构成上来说大致可以分为两部分<sup>[7]</sup>:

$$H_b = [(H_{b1})_{m_b \times k_b} | (H_{b2})_{m_b \times m_b}] \quad (1)$$

式中,  $H_{b1}$  代表系统比特,  $H_{b2}$  代表奇偶校验比特。更具体地,  $H_{b1}$  可以再被分成两部分, 其中  $h_b$  向量有奇数重量, 剩下的  $H_{b2}$  为一个双对角线结构矩阵, 其构成是对于行为  $i$ 、列为  $j$  在  $i=j$  和  $i=j+1$  处有值“1”, 而其余的地方都为零, 对于向量  $h_b$ , 有  $h_b(0)=1, H_b(m_b-1)=0$  和  $h_b(j)=1$ , 其中  $j \in (0, m_b-1)$ , 如图 1 所示。

$$H_{b2} = [h_b | H_{b2}] = \begin{bmatrix} h_b(0) & | & 1 & 0 & \cdots & 0 \\ h_b(1) & | & 1 & 1 & \cdots & 0 \\ \vdots & | & 0 & 1 & \cdots & 0 \\ \vdots & | & 0 & 0 & \cdots & 0 \\ \vdots & | & \vdots & \vdots & & 1 \\ h_b(m_b-1) & | & 0 & 0 & & 1 \end{bmatrix}$$

图 1 矩阵构成<sup>[8]</sup>

到稿日期: 2011-05-27 返修日期: 2011-08-20 本文受重庆市教育委员会科学技术研究项目 (KJ090630) 资助。

李恬 (1958-), 女, 副教授, 主要研究方向为网络与系统集成。



另外一种经常应用到的算法就是最小和译码算法(Min-Sum Algorithm)。这种算法拥有最为简单的译码过程,复杂度也是最低的,因此比较适合于追求高速处理的场合。但是高速和低复杂度所带来的就是误码率的升高,性能与速度从来就是一个矛盾的对立面,很多时候都需要折中处理。

最小和译码与前面所述的 BP 算法最大的区别就在于对校验节点更新  $L(r_{ji})$  的计算<sup>[11,12]</sup>,可以有:

$$L(r_{ji}) = \prod_{i \in V_j \setminus i} a_{ij} \cdot \phi\left(\sum_{i \in V_j \setminus i} \phi(\beta_{ij})\right) \approx \left(\prod_{i \in V_j \setminus i} a_{ij}\right) \phi\left(\phi\left(\min_{i \in V_j \setminus i}(\beta_{ij})\right)\right) \quad (15)$$

$$L(r_{ji}) = \prod_{i \in V_j \setminus i} a_{ij} \cdot \min_{i \in V_j \setminus i}(\beta_{ij}) \quad (16)$$

其他的步骤与 BP 算法同。

最小和修正译码在继承了最小和算法运算较为简便、复杂度较低的同时,达到了经典 BP 算法所拥有的译码性能,很好地做到了复杂度和性能之间的平衡,其实现过程也较 BP 算法简便。

### 3 仿真平台的设计与构建

#### 3.1 仿真方案设计

本文运用的仿真平台是 Microsoft 公司出品的 Visual C++ 6.0 版本(简称 VC)。由于 LDPC 码的编译过程含有大量的数学运算,还包括迭代、循环、累加等过程,因此对其编译速度也有很高的要求。VC 语言执行效率高,数据处理能力强的特点使其成为了在 WiMAX 环境下编译 LDPC 码的最佳选择。

在构建 LDPC 码仿真平台和 VC 程序编译过程中,采用如下设计方案。

(1)对于编译过程中可变化的步骤和参数,全部采用函数编写。这样做的好处是在需要的时候方便改变仿真环境,模拟不同条件下的 LDPC 码性能分析,以最少的修改代价做出最好的结果。

(2)仿真的 LDPC 码长仅仅为 576,算法过程是否优化并不会对结果产生影响。为了深刻理解在 IEEE802.16 规范中所描述的编译过程,方便讨论分析  $H$  校验矩阵和 Tanner 图的重要作用,本仿真平台在算法上尽量忠实于标准的数学表达。

(3)仿真平台由 3 个独立的子平台组成: $H$  校验矩阵生成平台、编码过程(随机码与奇偶校验码生成)平台和译码过程平台。3 个平台互相独立,最后再集成到一起。3 个平台各自都可在稍加修改的基础上独立运行。这样做的好处:一是方便了程序调试找出问题;二是此程序可以通过替换其中某一模块来达到仿真不同算法、不同平台的目的;三是具有很好的模块性和可移植性。

#### 3.2 仿真参数设定

仿真参数的设定直接决定了仿真结果,本仿真过程中所用的各参数设定是 LDPC 码率  $Rate=1/2$ ,LDPC 码长  $n=576$ , $H$  校验矩阵设定(符合 IEEE802.16 标准)如图 2 所示。主要参数设置见表 1。

表 1 仿真参数设定

参数设定	测试环境	仿真环境
性噪比	$E_b/N_0_{dB}=\{3.0\}$	$E_b/N_0_{dB}=\{0.2,0.4,0.6,0.8,1.0,1.2,1.4,1.6,1.8,2.0,2.2,2.4,2.6\}$
每一次仿真发送帧数	$\max \text{ frame}=1$	$\max \text{ frame}=10$
译码最大迭代次数	$\max \text{ iter}=50$	$\max \text{ iter}=50$

参数说明,测试环境中性噪比的设置为  $E_b/N_0_{dB}=\{3.0\}$ ,这是因为在此仿真平台下,当性噪比为 3.0 的时候其误码率为 0,此特性可以很好地作为仿真平台的检验参数<sup>[13,14]</sup>,如果结果符合,则可正常进行下一步的实际性能仿真,否则继续查找程序的问题。由于在测试过程中其性噪比恒定,不需要重复发帧以校准误差,因此其  $\max \text{ frame}=1$ ,在实际仿真过程中考虑到每次编译随机码的不同以及可能产生的误差,取  $\max \text{ frame}=10$  做平均来得到最后的结果。对于译码最大迭代次数,在这里测试环境和实际仿真无明显区别,都按惯例取  $\max \text{ iter}=50$ 。

#### 3.3 仿真过程简述

仿真过程采用了“两步走”的方案,首先是依据标准调试仿真平台,确保平台运行无误。然后再根据不同的仿真参数和实验环境进行仿真。

(1)测试: $E_b/N_0_{dB}=\{3.0\}$ , $\max \text{ frame}=1$ , $\max \text{ iter}=50$  的条件下进行平台测试,结果正确进入下一步。

(2)在表 1 的仿真环境条件下,分别对经典 BP 算法、最小和算法、最小和修正算法进行编译码仿真运算,得出不同性噪比条件下的误码率结果。

(3)用 Microsoft office Visio 2010 画出不同性噪比条件下的性能曲线,从理论和实际两方面与香农限进行比较。

### 4 仿真结果分析

#### 4.1 算法性能比较仿真

由译码理论分析得知,经典 BP 译码算法在性能上最接近于香农限,最小和算法由于取近似牺牲太大,在性能上与经典 BP 算法有一定的差距,而对于最小和修正算法来说,则应该在两者间取得一定的平衡。

现从实际仿真测试(见图 4)中可以看见,与理论预计相似,经典 BP 算法拥有最接近香农限的性能。最小和算法由于运算复杂度最小,其仿真速度最快(由于作者用于仿真的机器不具有代表性,因此不列出具体的时间差别),但是从图 4 也可以很明显地看出其与 BP 算法有大约 0.5dB 的性能差距,这如果应用到实际中将有非常大的差别,从这里也证实了前文中的理论推测。对于最小和修正算法,其与经典 BP 算法非常接近,由于本仿真平台所用码长较短( $n=576$ ),以及受各种外部条件所制约,尚无法确定最小和修正算法与经典 BP 算法在性能上的差别以及这种差别的原因所在。

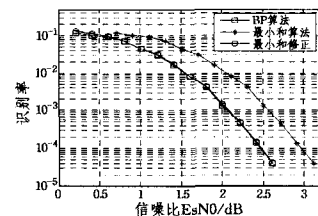


图 4 算法性能比较图

#### 4.2 平均迭代次数仿真

仿真平台还对平均迭代次数进行了分析,如图 5 所示。从总体上来看,经典 BP 算法和最小和修正算法都获得了比 LDPC 以前各种编码更接近于香农限的结果,从本文仿真结果上分析,至少在性能上 LDPC 码已经完全满足了第三代移动通信技术对于通信质量的要求<sup>[15]</sup>,与理论结果相符。

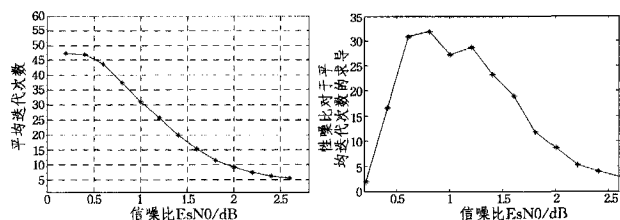


图5 平均迭代次数

本仿真平台在大幅度增加最大迭代次数时,其误码率性能改善虽不明显,但仍然可以看出改善的趋势。如果增大码长的同时较大幅度地增加最大迭代次数,可以进一步改善此仿真结果及性能。但是由于最大迭代次数的增加,会导致运算时间的增加,可能对一些时效性比较强的通信造成影响。

### 4.3 结论

本仿真平台的构建与模拟只进行了码长  $n=576$ , 码率  $Rate=1/2$  下的调试运行。一些重要参数诸如最大迭代次数等都有待进一步研究得出更多的对比结论。通过分析,可得出以下一些结论。

(1)关于码长,从理论上得知 LDPC 码通常要在码长较长时才能发挥出优越性能,当码长为中短长度时,由于编码中会不可避免地出现一定的短长度环,就会在某种程度上降低编码性能,因此,如果条件允许,适当地增大码长,此仿真结果及性能应该有一定程度的改观。

(2)关于最大迭代次数,从仿真结果上可以得知,每一次迭代都会带来校验节点和信息节点之间对数似然比信息的传递,迭代次数越多,译码结果与信源发送码字之间的差别就越小,则译码性能就会越好。

(3)关于运算复杂度,由前文可知,LDPC 码的性能要在长码长的条件下才能发挥出来,但是从编译过程来看,LDPC 码运算复杂度较高,其间有大量的迭代循环运算,而在长码长的情况下又必须接收到所有的信息比特后才能开始编译,这就对时效性产生了很大的影响。

**结束语** 通过本仿真实验说明, MiMAX 下的 LDPC 码最为关键的还是改进译码算法和提高编码效率,并以此减少运算复杂度,减少通信时延。运用 Microsoft Visual C++ 语言进行 LDPC 编译码器仿真,进一步说明了解决 LDPC 码应用在移动通信技术中的关键问题,同时也说明了 VC 技术应

用于 LDPC 编译码仿真的可行性、实用性和可扩展性。

## 参考文献

- [1] 蔡少春. LDPC 码及其在 WiMAX 中的应用[D]. 广州:中山大学,2007
- [2] 樊昌信,曹丽娜,等. 通信原理(第6版)[M]. 北京:国防工业出版社,2006
- [3] 王新梅,肖国镇. 纠错码-原理与方法[M]. 西安:西安电子科技大学出版社,1996
- [4] 翁静兰,张世庆. 适用于 WiMAX 标准的 LDPC 码的仿真分析[J]. 电视技术,2008(z1):117-119
- [5] 胡潘,李珊珊. 基于 WiMAX 的 LDPC 码性能研究[J]. 通信技术,2011(04):76-79
- [6] 贺玉成. 基于图模型的低密度校验码理论及应用研究[D]. 西安:西安电子科技大学,2002
- [7] Shannon C E. A mathematical theory of communication[R]. Bell Syst. Tech. J, 27:379-423/623-656. July/Oct. 1948
- [8] Gallager R G. Information Theory and Reliable Communication [M]. New York, Wiley, 1968
- [9] Garcia-Frias J, Wei Z. Approaching Shannon performance by iterative decoding of linear codes with low-density generator matrix [J]. IEEE Communications Letters, 2003, 7(6):266-268
- [10] IEEE Std 802. 16e. Air Interface for Fixed and Mobile Broadband Wireless Access Systems[S]. NY 10016-5997. IEEE, 3 Park Avenue, New York, USA, February 2006
- [11] 钟州. 基于 LDPC 码校验节点度的分类修正最小和算法[J]. 清华大学学报:自然科学版, 2009, 49(1):45-48
- [12] 刘德保. 低密度奇偶校验码及其应用研究[J]. 电子科技, 2007 (3):78-81
- [13] 徐劭. 用于 WiMAX 系统中 LDPC 译码器的改进型 Benes 网络结构[J]. Journal of Southeast University: English Edition, 27 (2):140-143
- [14] 胡新桂,孙刚. 一种 LDPC 码校验矩阵消短环算法[J]. 计算机工程与科学, 2009, 31(9):156-158
- [15] 冯云飞,李建平. 一种构造低密度奇偶校验码校验矩阵的方法[J]. 中国传媒大学学报:自然科学版, 2008(12):52-56

(上接第 298 页)

- [6] Kuo S Y, Chen I Y. Efficient Reconfiguration Algorithms for Degradable VLSI/WSI Arrays[J]. IEEE Trans. Computer-Aided Design, 1992, 11(10):289-301
- [7] Low C P, Leong H W. On the Reconfiguration of Degradable VLSI/WSI Arrays[J]. IEEE Trans. Computer-Aided Design of Integrated Circuits and Systems, 1997, 16(10):1213-1221
- [8] Low C P. An Efficient Reconfiguration Algorithm for Degradable VLSI/WSI Arrays[J]. IEEE Trans. Computers, 2000, 49 (6):553-559
- [9] Wu Ji-gang, Srikanthan T. An Improved Reconfiguration algo-

- rithm for Degradable VLSI/WSI arrays[J]. Journal of Systems Architecture, 2003, 49:23-31
- [10] Wu Ji-gang, Srikanthan T. Partital Rerouting Algorithm for Reconfigurable VLSI Arrays[C]//Proc. of IEEE International Symposium on Circuits and Systems. Bangkok, Thailand, 2003: 641-644
- [11] Wu Ji-gang, Srikanthan T. Reconfiguration Algorithms for Power Efficient VLSI Sub-Arrays with 4-port Switches [J]. IEEE Trans. on Computers, 2006, 55(3):243-253
- [12] 刘耿耿,王小溪,陈国龙,等. 求解 VLSI 布线问题的离散粒子群优化算法[J]. 计算机科学, 2010, 37(10):197-201