

# Webit 四核处理器的性能分析

王家亮 赵海 李鹏 刘铮

(东北大学信息科学与工程学院 沈阳 110004)

**摘要** 使用实时操作系统内核来进行多任务的管理,是目前嵌入式应用的一个趋势。面向设备的嵌入式应用由于其资源有限而受到严重的限制,单核处理器已经无法很好地满足一些实际应用。在 8 位 AVR 单片机基础上设计并实现了一个面向设备的抢占式实时多任务 Webit 四核处理器系统,它在总体上保留了 Webit2.0 内核的主要特性。Webit 四核处理器系统采用 4 个 AT90S8515 单片机,通过 ISA 总线相连,并行地处理多任务。实验结果表明其性能大大提高。

**关键词** 嵌入式系统, Webit2.0, Webit 四核处理器, 实时多任务, 并行处理

**中图分类号** TP316.2 **文献标识码** A

## Performance Analysis of Webit Quad-core Processor

WANG Jia-liang ZHAO Hai LI Peng LIU Zheng

(School of Information Science and Engineering, Northeastern University, Shenyang 110004, China)

**Abstract** Using real-time operating system kernel to manage multi-tasking is a trend in current embedded applications, and embedded applications for the device were severely limited because of its limited resources, so single-core processor has been unable to well meet some of the practical applications, thus this paper designed and implemented a real-time multi-tasking preemptive Webit quad-core processor system is based on 8 bit AVR singlechips, and it generally retains the main features of the Webit2.0 kernel. Webit quad-core processor system uses four AT90S8515 singlechips which are connected through the ISA bus to process multi-tasking in parallel, and experimental results show that its performance was improved greatly.

**Keywords** Embedded system, Webit2.0, Webit quad-core processor, Real-time multi-tasking, Parallel processing

## 1 引言

嵌入式系统最大的特点就是面向应用,在设计方面首先要考虑的两大问题就是实时性和软硬件协调设计。对于传统的嵌入式系统来说,它是基于单片机的。20 世纪 70 年代末,随着微处理器的发展,汽车、家电、工业机器、通信装置等产品通过内嵌实时电子装置获得了更佳的使用性能。到了 80 年代早期,出现了实时嵌入式应用软件。正是由于实时嵌入式应用领域以及覆盖范围如此之大,同时不同层次上的应用需求也在不断增加,使得实时多任务操作系统(Real-time Operating System, RTOS)逐渐发展成熟。在这种背景之下,多核处理器技术也在蓬勃发展。因此硬件和软件共同发展使得嵌入式应用展现出了前所未有的新面貌<sup>[1]</sup>。

本文基于 SMP(Symmetric Multiprocessing)架构思想设计了一款四核处理器系统:Webit 四核处理器,旨在实现一款 SMP 结构的处理器并测试系统的性能,以验证通过 SMP 结构来提高计算机处理能力的可行性。系统内集成了 4 个处理器核,各处理器通过共享总线访问外部资源。

## 2 Webit2.0 简介

Webit2.0 是将设备智能化、网络化的一个全面的解决方案。它是以 Internet 为要素的新的网络设备体系结构,其基本思想是将一个独立的、低成本的 3W 服务器嵌在一台设备中,从而使设备具有独立的网络智能。

Internet 技术和嵌入式技术的飞速发展使得众多的工业仪器、设备可以接入 Internet。嵌入式 Internet 设备 Webit2.0 是将标准工业设备接入 Internet 的中间设备<sup>[2-4]</sup>。该设备已经成功地嵌入到现场总线设备中,并且可以在 Internet 上成功地访问现场设备。Webit2.0 已经由辽宁省嵌入式技术重点实验室研发成功,并在沈阳东大新业信息技术股份有限公司投入生产,产品已经通过辽宁省科委组织的技术鉴定,并获得国家知识产权局实用新型产品专利。

Webit2.0 的性能:无需依赖 PC 体系结构;采用 ATMEL AVR RISC 处理器;用户自定义 Web 页面;用户自定义控制用 CGI 程序;14 位双向 I/O 口(TTL 电平);TTL 电平 UART 支持 115.2kbps;10M 以太网接口(RJ-45);在系统编

到稿日期:2009-01-20 返修日期:2009-04-12 本文受高等学校科技创新工程重大项目培育资金项目(708026)资助。

王家亮(1983—),男,博士研究生,主要研究方向为嵌入式系统、普适计算等,E-mail:wjl123321@163.com;赵海(1959—),男,教授,主要研究方向为嵌入式系统、无线传感器网络、复杂网络等;李鹏(1975—),男,博士研究生,主要研究方向为嵌入式系统等;刘铮(1979—),女,博士研究生,主要研究方向为嵌入式系统等。

程(ISP)。Webit 2.0 总体性能指标:网络响应 $\leq 2\text{ms}$ ;支持协议 ARP, ICMP, IP, TCP, HTTP;网络接口:IEEE802.3 / RJ-45。

设备接入 Internet 不仅要求设备可以访问、获取 Internet 资源,而且要求它能够被用户或者其它网络设备访问。Webit2.0 充分利用单片机有限的系统资源,结合 TCP / IP 协议与嵌入式的特点对网络数据信息进行高效的处理。Webit2.0 的硬件核心采用的是美国 ATMEL 公司研制的 AT90S8515 单片机。此单片机采用 RISC 结构的 8 位微控制器, AVR 核为 32 个通用工作寄存器与丰富指令集的结合。32 个寄存器全部直接与运算逻辑单元相连接,这样可以在一个时钟周期内通过执行一条指令来访问 2 个独立的寄存器,这种组合机构具备的代码效率比完成同样处理能力的常规 CISC 微控制器要快 10 倍。该器件是以 ATMEL 公司的高密度、非易失性的内存技术生产的。

### 3 Webit 四核处理器

#### 3.1 多处理器常用架构

随着嵌入式技术的不断发展,RTOS 逐渐发展成两种结构,即 SMP(Symmetric Multiprocessing,对称多处理器)结构和 AMP (Asymmetric Multiprocessing,非对称多处理器)结构<sup>[5]</sup>。

AMP 是由主从处理器组成的。主处理器是系统的核心,能运行操作系统;从处理器用来完成用户定义的指定功能。也就是说,与操作系统有关的操作,如系统调用、I/O 控制、任务调度等都由主处理器来完成,而从处理器则完成指定的用户任务。因此,在这种构架下,资源和任务是由不同的微处理器进行管理的。正是由于各个微处理器的资源和任务不一样,它们的工作负载自然不一样,也就有可能出现一个处理器负载很重,其它处理器可能处于空闲状态,这与对称多处理器系统中的负载平衡是很不一样的。同时,AMP 系统的容错性很差,会出现一个处理器发生故障使整个系统都无法正常工作的状况。由于目前业界支持嵌入式非对称多处理器结构的操作系统尚无成熟的低成本产品,滞后的软件系统制约了硬件的飞速发展,从而导致这种框架的多处理器系统应用比较少。

SMP 是指在一个计算机上汇集了一组处理器(多 CPU),各 CPU 之间共享内存子系统及总线结构。虽然同时使用多个 CPU,但是从管理的角度来看,它们的工作方式还是相对独立的。多个处理器运行的是操作系统的单一复本,但是共享内存和计算机上的其它资源,这样可以平等地访问内存、I/O 和外部中断。系统将任务对称地分布于多个 CPU 之上,从而可以极大地提高整个系统的数据处理能力。随着用户应用水平的不断提高,使用单个处理器已经很难满足实际应用的需求,因此各厂商纷纷采用对称多处理器系统的解决方案。这种方案简单地说是让几个 CPU 同时工作,交替运行,从而提高处理器的工作效率,提高整机的性能<sup>[5]</sup>。SMP 结构的主要思想是通过简化超标量结构设计,将多个相对简单的超标量处理器核集成到一个芯片上,从而避免线路延迟的影响,并充分开发线程级并行 TLP(Thread Level Parallel),提高系统的吞吐量。

本文对 SMP 结构的多核处理器进行了深入的研究,设计

了一款 Webit 四核处理器,使得多处理器多进程能够同时运行,进而提高整机的执行速度,在多核处理器设计上具有很大的现实意义。

#### 3.2 Webit 四核处理器的结构

提高计算机处理能力传统上主要是通过提高芯片集成密度及处理器工作频率来实现的。然而随着技术的不断进步,材料的物理性能限制了时钟频率和芯片集成度进一步提高,使得通过这两种方式来提高单核处理器性能已非常困难。为了设计更高性能的处理器,以满足用户对速度的需求,一种新的提高处理器性能的单片多处理器 SMP 结构计算机受到了研究人员的重视<sup>[6]</sup>。

当前,对大多数多核处理器的研究还处于理论研究及仿真阶段,没有一个很好的实验测试平台。大多数体系结构研究基于仿真,无法得到真实的测试数据,这种方式在很大程度上限制了多核处理器技术的发展,研究人员急需一种测试平台,以实现对联结构的测试。随着 EDA 技术的不断发展,片上集成能力的不断增强使这种片上多处理器的互联设计成为可能。并且随着部分 IP 核的开放,设计复杂度大大降低,使研究人员可专注于互联体系结构部分的设计,而不必在单个处理器的软核设计上花费大量的精力,这为 Webit 四核处理器的设计提供了极大的方便。

本文对 Webit 四核处理器进行了实现。它是一款四核片上处理器系统,裁减并修改了核内部处理器部分的设计,其 4 个处理器采用的都是 AT90S8515 单片机,通过 ISA 总线实现通信,体系结构如图 1 所示。

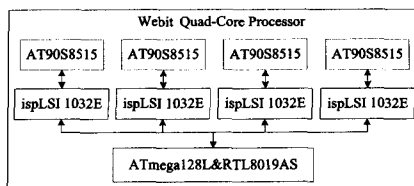


图 1 Webit 四核处理器的体系结构

图 1 中,上面 4 个 AT90S8515 单片机作为四核并行处理器,由于 AT90S8515 单片机扩展能力有限,系统仅扩展了 4 路 AT90S8515 单片机。ATmega128L 单片机是 AVR 系列中功能最强大的单片机之一<sup>[7,8]</sup>,为协调各单片机之间的通信提供了保障。每个 AT90S8515 单片机与 ATmega128L 处理器之间通过一个 CPLD 芯片 Lattice ispLSI 1032E 相连接,1032E 在其中实现一个 ISA 总线功能,使 AT90S8515 单片机与 ATmega128L 单片机之间通过 ISA 总线连接。AT90S8515 单片机同时还主控一个网络接入芯片 RTL8019AS,以实现网络接入的功能。在每个 AT90S8515 单片机里面都运行嵌入式操作系统 iDCX 8515。以上架构既实现了控制系统功能的扩展,增强了系统功能,又实现了网络接入功能。ATmega128L 单片机作为各单片机间的主控通信芯片,各 AT90S8515 单片机作为四核并行控制器。

AT90S8515 单片机片内 Flash 程序存储器可以通过 SPI 接口或通用编程器来进行多次编程。通过将增强的 RISC8 位 CPU 与 Flash 集成在一个芯片内,AT90S8515 单片机为许多嵌入式应用提供了灵活而低成本的解决方案。一方面,AT90S8515 单片机通过 UART 口经电平转换或者通过 I/O 口与现场总线相连;另一方面,AT90S8515 单片机通过 ISA

总线连接到 RTL8019AS 网卡芯片上,提供以太网接口访问嵌入式系统的通道。该系统扩展了 8kB 的 RAM,并且在外部扩充了 32 kB 的串行 SEEPROM 芯片来存储系统文件,如 HTML 文件等。SEEPROM 中的文件可以通过网络接口用 HTTP 工具进行下载。RTL8019AS 是高度集成化的以太网控制器,它可提供与 NE2000 相兼容的以太网适配器解决方案,并采用全双工的通信方式,使得帧的发送与接收能够在一条通信线路上同时进行,让信道的带宽增加了 1 倍<sup>[9]</sup>。

### 3.3 Webit 四核处理器的操作系统

嵌入式应用中使用实时操作系统,是因为 RTOS 能使 CPU 的利用率达到最大化<sup>[5]</sup>。RTOS 将应用分解成多个任务,大大简化了应用系统软件的设计;而多任务可能出现的竞争问题、多任务间通信问题,都由操作系统替用户考虑;RTOS 使控制系统的实时性得到保证,可以接近理论上能达到的最高水平;良好的多任务设计,有助于提高系统的稳定性和可靠性,也使应用程序更便于维护和扩展。嵌入式 RTOS 是多年来计算机专家们潜心研究的成果和智慧的结晶,其应用的范围不胜枚举。在现代化社会里,可以说,只要能想到的控制领域几乎都有计算机的嵌入式应用。

本实验中,Webit 四核处理器采用的操作系统 iDCX 8515 (运行于 AT90S8515 单片机)和 iDCX 128 (运行于 ATmega128L 单片机)均采用 AVR 汇编语言来实现,设计时借鉴了 Intel 公司开发的运行于 MCS-51 系列单片机上的 iDCX 51 设计思想<sup>[10]</sup>。其特点有:具有实时多任务执行能力;支持远程通信能力;程序优化占空间小;可靠性高;具有简单的用户接口;与位总线分布式控制模块系列产品相兼容。

Webit2.0 软件核心 iDCX 8515 是按照模块化的思想设计的,采用微内核技术,将 TCP/IP 协议、I/O 接口、用户接口与内核分开,做成层次结构。每一层对应一个模块,每个模块单独设计,模块间的调用给出接口规范,达到可以根据用户需求灵活裁减的目的,保证在满足功能的前提下开发出来的代码尽可能地节省资源。

Webit2.0 软件核心 iDCX 8515 是基于优先级抢占式的实时系统内核,占用的程序空间大约是 3.4kB。直接运行在设备驱动程序之上的系统核心软件,主要完成任务管理、任务间的通信服务、中断处理服务和计时服务等。所有这些服务,使得用户可以很容易地异步响应外部事件。iDCX 8515 还很好地解决了任务间的同步和各任务的调度,使得几个任务可以相容于一个处理器内。在某一时刻,总是有一个任务在运行,其它任务在等待事件的到来或处于就绪状态,多个任务共享 CPU,使得看起来几个任务在共同运行。

iDCX 8515 操作系统内核作为一个轻量级的 RTOS,能在 8 位微控制器上为实现各类嵌入式应用提供底层系统级支持,其抢占式内核和高效的内存管理策略保证了应用的确性和实时性。对 Webit2.0 内核性能测试的结果表明,Webit2.0 内核能较好地满足一般嵌入式应用开发需求,是一个精简、完善且高效的实时系统内核。

## 4 Webit 四核处理器的性能测试与分析

系统设计为四核处理器,其最主要的目的是提高处理器的处理能力。为了比较单核处理器和四核处理器的性能,测试了 Webit 四核处理器能否达到预期目的,能否在执行速度

上有较大提高。由于 iDCX 8515 操作系统最多支持 8 个任务,其中任务 task0 负责任务间的通信,即 iDCX 8515 操作系统最我支持 7 个应用任务。测试使用了 iDCX 8515 操作系统上的 P1-P7 共 7 个任务(任意编写的 7 个用户应用程序),硬件使用 Webit2.0 与 Webit 四核处理器内核相对比。

测试方法如下:将 7 个任务依次在 Webit2.0 平台上运行,测试各任务执行所用的时间,在 Webit 四核处理器上启动操作系统 iDCX 8515,将 7 个任务依次调入 Webit 四核处理器中,将任务分别分配到各个处理器上,测试从操作系统启动到所有任务执行完成所用执行时间。数据如表 1 所列。

表 1 Webit2.0 与 Webit 四核处理器任务运行时间对比(单位为  $\mu\text{s}$ )

任务	Webit2.0	Webit 四核处理器	速度倍数
P1	952.3	408.9	2.329
P2	1442.2	623.8	2.312
P3	1973.7	877.5	2.249
P4	2376.2	1073.7	2.213
P5	3192.8	1468.6	2.174
P6	6445.1	2967.4	2.172
P7	9422.5	4348.2	2.167
总时间	25804.8	11768.1	2.193

由表 1 可知,Webit 四核处理器的处理速度比 Webit2.0 有较大的提高,速度大约是 Webit2.0 的 2.19 倍。这主要是由于 AT90S8515 单片机与 ATmega128L 单片机之间是通过 ISA 总线连接,其任务在各单片机之间的分配及各单片机间的消息通信及调度要占据一定的时间,因此各个任务在 Webit 四核处理器中的总执行时间会受到一定的影响。

对实时系统的性能进行评估时,应考虑以下 3 方面<sup>[11,12]</sup>:(1)RTOS 对应用的支持程度,包括内核调度机制、最大任务数、内核所占用的程序存储空间和数据存储空间的大小等。(2)RTOS 的实时效率,如任务的切换延迟、中断延迟时间及内存分配的时间及效率等。(3)RTOS 主要协议模块(如设备驱动、TCP/IP 协议模块)完成特定需求的能力,可以反映出实时系统的综合性能。本文分别就上述几项衡量尺度,系统化地测量了对于嵌入式实时操作系统至关重要的几个性能参数。

实验所采用的仪器为:逻辑分析仪(TLA603);信号发生器(AWG2021);存储示波器(TDS1012);示波器(Protek6502)。对每个测量指标,都采样 60 次,然后取平均值,以便达到较高的准确度。测量数据如表 2 至表 4 所列。实验中对 Webit 四核处理器多任务调度参数的测试,是当系统中有 7 个任务并行运行时进行的。

表 2 Webit2.0 与 Webit 四核处理器多任务调度参数对比(单位为  $\mu\text{s}$ )

任务调度参数	Webit2.0	Webit 四核处理器
任务切换时间	26.142	8.112
中断延迟时间	32.627	12.342
任务释放时间	142.784	63.768
任务启动时间	100.247	45.374

Webit2.0 的调度机制采用的是静态优先级抢占式内核<sup>[13]</sup>,支持 4 个优先级,其内核程序代码空间不到 4kB,占用数据空间不到 200 字节,其所支持的任务数、内核代码占用空间等指标符合嵌入式操作系统的指标,能较好地满足嵌入式环境下资源受限的要求。由表 2 可知,Webit2.0 任务切换时间仅为 25 $\mu\text{s}$ ,CPU 主要完成了将现运行任务挂起、保存堆栈

(下转第 277 页)

- [3] Christopoulos C, Askelf J, Larsson M. Efficient methods for encoding regions of interest in the upcoming JPEG2000 still image coding standard[J]. IEEE Signal Processing Letters, 2000, 7(9):247-249
- [4] Wang Zhou, Bovik A C. Bitplane-by-bitplane shift (BbShift)-A suggestion for JPEG2000 region of interest image coding[J]. IEEE Signal Processing Letters, 2002, 9(5):160-162
- [5] Liu Lijie, Fan Guoliang. A new JEG2000 region-of-interest image coding method; partial significant bitplanes shift[J]. IEEE Signal Processing Letters, 2003, 10(2):35-38

- [6] Shapiro J M. Embedded image coding using zero trees of wavelet coefficients[J]. IEEE Transactions on Signal Processing, 1993, 41(12):3445-3463
- [7] Said A, Pearlman W. An new, fast and efficient image codec based on set partitioning in hierarchical trees[J]. IEEE Transactions Circ. Sys. Video Tech., 1996, 6(3):243-249
- [8] Taubman D. High performance scalable image compression with EBCOT[J]. IEEE Trans. Image Proc., 2000, 9(7):1158-1170
- [9] Tahoces P G, et al. Image compression; maxshift ROI encoding options in JPEG2000[J]. Computer Vision and Image Understanding, 2008, 109:139-14

(上接第 237 页)

指针、查找就绪队列、将优先级最高的任务调入运行; Webit2.0 最大中断响应时间约为  $29\mu\text{s}$  左右, CPU 主要完成对临界资源进行保护、执行任务唤醒、进行任务切换。Webit 四核处理器是对多任务进行测量, 然后取平均值。数据结果表明其任务切换时间、中断延迟时间、任务释放时间及任务启动时间都比 Webit2.0 有大幅度提高, 其实时性能得到明显改善。由表 3 可知, Webit2.0 内核的内存分配时间对于不同大小的内存块基本相同。计算其标准差, 可知对于同等大小的内存块, Webit2.0 的内存分配具有确定性。从测试结果可知, Webit 四核处理器的内存分配时间略大于 Webit2.0, 但是 Webit 四核处理器的可执行任务数是 Webit2.0 的 7 倍, 并行化处理任务程度大大提高, 且内存分配仍具有确定性。

表 3 Webit2.0 与 Webit 四核处理器内存分配时间对比(单位为  $\mu\text{s}$ )

块大小/byte	Webit 2.0	Webit 四核处理器
32	24.269	28.637
64	25.176	29.118
128	25.225	29.236
256	25.073	29.215
512	25.084	29.339
1k	24.117	28.253
2k	24.439	28.402
4k	24.462	28.331
8k	24.584	28.843
16k	26.007	29.675

由表 4 可知, Webit2.0 文件上传速率较快, 接近 45kbps, TCP 建立时间为  $3\mu\text{s}$  左右; HTTP 下载速率也较高, 达到 56kbps, 能够满足嵌入式 Internet 下对设备进行访问和控制的需求。Webit 四核处理器由于其各单片机之间通过功能强大的 ATmega128L 单片机进行主控通信, 数据结果表明, Webit 四核处理器的 TCP 建立时间比 Webit2.0 减少了 19.27%, WFTP 上传速率和 HTTP 下载速率分别比 Webit2.0 提高了 79.08% 和 73.03%。实验数据表明 Webit 四核处理器的网络性能与 Webit2.0 相比有所提高。

表 4 Webit2.0 与 Webit 四核处理器的部分网络指标对比

典型网络指标	Webit2.0	Webit 四核处理器
TCP 建立时间(ms)	3.01	2.43
WFTP 上传速率(kbps)	44.32	79.37
HTTP 下载速率(kbps)	56.76	98.21

**结束语** Webit 四核处理器核的特点在于多处理器并行执行, 在系统的管理下, 每个处理器可运行多个任务, 处理器间通信速度快, 各处理器之间协同工作。实验结果表明其实时性及网络性能等均有所提高。由于内部集成的是 8 位微处理器, 与当前主流的基于 X86 架构的 CPU 相比, Webit 四核处理器的处理能力有一定的差距, 但它在片上多核处理器研究方面却有十分重要的意义, 对未来高性能处理器的片上集成设计有一定的参考价值。

## 参 考 文 献

- [1] 邵贝贝, 宫辉. 嵌入式系统中的双核技术[M]. 北京: 北京航空航天大学出版社, 2008: 6-7
- [2] 赵海. 嵌入式 Internet-21 世纪的一场信息技术革命[M]. 北京: 清华大学出版社, 2002: 157-159
- [3] 关沫, 赵海. 一个支持 EI 应用的嵌入式实时操作系统 WebitX [J]. 东北大学学报: 自然科学版, 2004, 25(7): 649-652
- [4] 赵海, 陈燕. 普适计算—计算混沌形式[M]. 沈阳: 东北大学出版社, 2005: 60-63
- [5] 彭蔓萋, 李浪, 徐署华, 等. 嵌入式系统导论[M]. 北京: 人民邮电出版社, 2008: 53-56
- [6] 怯肇乾. 嵌入式系统硬件体系设计[M]. 北京: 北京航空航天大学出版社, 2007: 1-13
- [7] 胡汉才. 高档 AVR 单片机原理与应用[M]. 北京: 清华大学出版社, 2008: 30-40
- [8] 耿德根, 宋建国, 马潮, 等. AVR 高速嵌入式单片机原理与应用(第 2 版)[M]. 北京: 北京航空航天大学出版社, 2003: 4-171
- [9] 薛海鹏, 王鑫. 嵌入式 Internet 设备 Webit2.0 在工业控制中的应用[J]. 冶金自动化, 2003(4): 71-72
- [10] Intel Corporation. iDCX 51 DISTRIBUTED CONTROL EXECUTIVE USER'S GUIDE for Release 2.0, Order Number: 460367 [R]. California: Intel Corporation, 1987
- [11] 王进雷. Webit SOC 中多处理器核互联设计及 FPGA 实现[D]. 沈阳: 东北大学, 2008: 51-52
- [12] 张希元, 赵海, 孙佩刚, 等. WebitOS 内核的实现机制及性能分析 [J]. 东北大学学报: 自然科学版, 2006, 27(4): 394-397
- [13] Liu J W S. 实时系统[M]. 北京: 高等教育出版社, 2003: 52-57